

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-298665

(43) 公開日 平成8年(1996)11月12日

(51) Int.Cl. <sup>6</sup>	識別記号	片内整理番号	F I	技術表示箇所
H 0 4 N 7/32			H 0 4 N 7/137	Z
11/04		9185-5C	11/04	Z

審査請求 未請求 請求項の数65 F D (全 30 頁)

(21) 出願番号 特願平7-120602

(22) 出願日 平成7年(1995)4月20日

(31) 優先権主張番号 特願平6-83277

(32) 優先日 平6(1994)4月21日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平7-38761

(32) 優先日 平7(1995)2月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 杉本 悦子

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(72) 発明者 浦野 天

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(72) 発明者 小林 智子

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(74) 代理人 弁理士 丸山 明夫

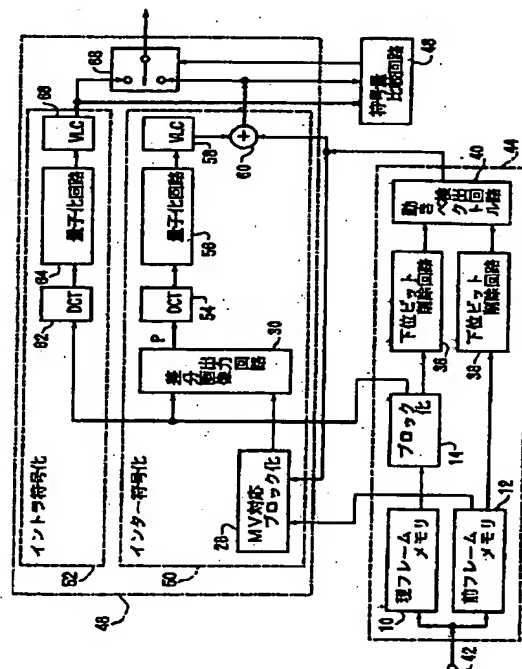
最終頁に続く

(54) 【発明の名称】 動きベクトル検出回路、検出方法、及び動画像圧縮回路

## (57) 【要約】

【目的】 動きベクトル検出の演算量、動きベクトル検出の精度、動画像圧縮の圧縮度、及び、圧縮後の動画像の画質を最適化する。

【構成】 現マクロブロックの各画素値を示す各デジタルデータの下位ビットを削除する回路36と、参照画面の各画素値を示す各デジタルデータの下位ビットを削除する回路38と、回路36と回路38の出力を比較して参照画面内で現マクロブロックに最も似ている領域を探し出して参照マクロブロックとする検出回路40を備え、さらに、イントラ符号化回路52の出力とインター符号化回路50の出力を、各符号化回路の圧縮効率に応じて選択する回路48, 68 を備えた動画像圧縮回路。



1

## 【特許請求の範囲】

【請求項 1】 現フレーム内の現領域の空間位置から参照フレーム内の参照領域の空間位置を指示する動きベクトルを検出する回路であって、

前記現領域内に於いて階調が所定の順番にある画素データを抽出して閾値データとして出力する抽出手段(22)と、

前記現領域内の各画素データを前記閾値データと比較することにより 2 値化する現領域 2 値化回路(22)と、

前記参照領域内の各画素データを前記閾値データと比較することにより 2 値化する参照領域 2 値化回路(18)と、

2 値化された前記現領域のデータと 2 値化された前記参照フレームのデータを比較することにより前記現領域と最も強い相関を有する参照領域を探し出して該参照領域の空間位置を出力する探索回路(20)と、  
を有する動きベクトル検出回路。

【請求項 2】 請求項 1 に於いて、  
前記所定の順番は中央の順番である、  
動きベクトル検出回路。

【請求項 3】 現フレーム内の現領域の空間位置から参照フレーム内の参照領域の空間位置を指示する動きベクトルを検出する回路であって、

前記現領域内の各画素データを該現領域内に於いて隣接する画素データと比較することにより 2 値化する現領域 2 値化回路(32, and, 24) と、

前記参照フレーム内の各画素データを該参照フレーム内に於いて隣接する画素データと比較することにより 2 値化する現領域 2 値化回路(34)と、

2 値化された前記現領域のデータと 2 値化された前記参照フレームのデータを比較することにより前記現領域と最も強い相関を有する参照領域を探し出して該参照領域の空間位置を出力する探索回路(20)と、  
を有する動きベクトル検出回路。

【請求項 4】 請求項 3 に於いて、  
前記現領域 2 値化回路(32, and, 24) は、

前記現フレーム内の各画素データを該フレーム内に於いて隣接する画素データと比較することにより 2 値化する現フレーム 2 値化回路(32)と、

2 値化された前記現フレームを複数の領域に分割して前記現領域を出力する分割回路(24)と、

を有する動きベクトル検出回路。

【請求項 5】 現フレーム内の現領域の空間位置から参照フレーム内の参照領域の空間位置を指示する動きベクトルを検出する回路であって、

前記現フレーム内の各画素データを 2 値化する現フレーム 2 値化回路(22, 32)と、

2 値化された前記現フレームを複数の領域に分割して前記現領域を出力する分割回路(24)と、

前記参照フレーム内の各画素データを 2 値化する参照フレーム 2 値化回路(18, 34) と、

2

2 値化された前記現領域のデータと 2 値化された前記参照フレームのデータを比較することにより前記現領域と最も強い相関を有する参照領域を探し出して該参照領域の空間位置を出力する探索回路(20)と、  
を有する動きベクトル検出回路。

【請求項 6】 現フレーム内の現領域の空間位置から参照フレーム内の参照領域の空間位置を指示する動きベクトルを検出する回路であって、

前記現領域内の各画素データから上位ビットを抽出することで階調を落とした現領域を出力する第 1 抽出回路(36)と、

前記参照フレーム内の各画素データから上位ビットを抽出することで階調を落とした参照フレームを出力する第 2 抽出回路(38)と、

階調を落とされた前記現領域のデータと階調を落とされた前記参照フレームのデータを比較することにより前記現領域と最も強い相関を有する参照領域を探し出して該参照領域の空間位置を出力する探索回路(40)と、  
を有する動きベクトル検出回路。

【請求項 7】 請求項 6 に於いて、  
前記探索回路(40)は、

階調を落とされた参照フレーム内から所定の順番で切り出される各領域と階調を落とされた現領域を各々比較することで、領域内の座標とデータ値が同じ対の画素を検出する検出回路と、

前記対の画素数を計数するカウンタと、

前記対の画素数が最大の領域を前記参照領域として抽出して空間位置を出力する出力回路と、  
を有する動きベクトル検出回路。

【請求項 8】 現フレーム内の現領域の空間位置から参照フレーム内の参照領域の空間位置を指示する動きベクトルを検出する回路であって、

前記現領域の特性で定まる基準に従って現領域の階調を落とす第 1 階調低減回路(16)と、

前記現領域の空間位置に基づいて前記参照フレーム内から前記参照領域を探し出すべき探索領域を抽出する抽出回路(21)と、

前記探索領域の階調を前記基準に従って落とす第 2 階調低減回路(19)と、

40 階調を落とされた前記現領域のデータと階調を落とされた前記探索領域のデータを比較することにより前記現領域と最も強い相関を有する参照領域を探し出して該参照領域の空間位置を出力する探索回路(21)と、  
を有する動きベクトル検出回路。

【請求項 9】 請求項 8 に於いて、

前記基準は、2 値化のための閾値データである、  
動きベクトル検出回路。

【請求項 10】 DCT、量子化、エントロピー符号化を順に用いて動画像をビットストリームに圧縮するシステムであって、

50

3

各画素データの上位ビットを抽出することで階調を落とした前記参照フレームと、各画素データの上位ビットを抽出することで階調を落とした前記現マクロブロックを比較することにより、前記参照フレームから前記現マクロブロックと最も強い相関を有するマクロブロックを参照マクロブロックとして探し出し、前記現フレーム内の前記現マクロブロックの空間位置から前記参照フレーム内の前記探し出した参照マクロブロックの空間位置を指示する動きベクトルを検出する動きベクトル検出回路(44)と、

前記現マクロブロックの各画素データと、前記動きベクトルによって指示される参照マクロブロックの対応する各画素データとの差を計算して、前記DCTを実行する回路へ出力する減算回路(30)と、を有する動画像圧縮システム。

【請求項11】 請求項10に於いて、前記各画素データは8ビットデータであり、前記抽出される上位ビットは4ビットである、動画像圧縮システム。

【請求項12】 動画像をビットストリームに変換する動画像圧縮システムであって、

各画素データの上位ビットを抽出することで階調を落とした前記参照フレームと、各画素データの上位ビットを抽出することで階調を落とした前記現マクロブロックを比較することにより、前記参照フレームから前記現マクロブロックと最も強い相関を有するマクロブロックを参照マクロブロックとして探し出し、前記現フレーム内の前記現マクロブロックの空間位置から前記参照フレーム内の前記探し出した参照マクロブロックの空間位置を指示する動きベクトルを検出する動きベクトル検出回路(44)と、

入力データを圧縮データに変換する変換符号化回路(62, 64, 66/54, 56, 58)と、

前記現マクロブロックの各画素データと、前記動きベクトルにより指示される前記参照マクロブロックの対応する各画素データの差を計算して、差分マクロブロックの差分画素データとして出力する減算回路(30)と、前記現マクロブロックを変換符号化して得られるデータ量と前記差分マクロブロックを変換符号化して得られるデータ量を比較する比較回路(48)と、

圧縮された現マクロブロックと圧縮された差分マクロブロックのうち、データ量の少ない方が前記変換符号化回路から出力されるように該変換符号化回路を制御する制御回路(48, 68)と、

を有する動画像圧縮システム。

【請求項13】 動画像をビットストリームに変換する動画像圧縮システムであって、

各画素データの上位ビットを抽出することで階調を落とした前記参照フレームと、各画素データの上位ビットを抽出することで階調を落とした前記現マクロブロックを

4

比較することにより、前記参照フレームから前記現マクロブロックと最も強い相関を有するマクロブロックを参照マクロブロックとして探し出し、前記現フレーム内の前記現マクロブロックの空間位置から前記参照フレーム内の前記探し出した参照マクロブロックの空間位置を指示する動きベクトルを検出する動きベクトル検出回路(44)と、

入力データを圧縮データに変換する変換符号化回路(62, 64, 66/54, 56, 58, or, 62a, 64a, 66a, 60a)と、

10 前記現マクロブロックの各画素データと、前記動きベクトルにより指示される前記参照マクロブロックの対応する各画素データの差を計算して、差分マクロブロックの差分画素データとして出力する減算回路(30)と、

前記現マクロブロックの分散値と前記差分マクロブロックの分散値を比較する比較回路(70)と、

前記現マクロブロックの分散値と前記差分マクロブロックの分散値のうち、分散値の小さい方が前記変換符号化回路で圧縮されて出力されるように該変換符号化回路を制御する制御回路(79, 68a)と、

20 を有する動画像圧縮システム。

【請求項14】 請求項12、又は請求項13に於いて、

前記動きベクトル検出回路(44)は、

前記現マクロブロック内の各画素データから上位ビットを抽出することで階調を落とした現マクロブロックを出力する第1抽出回路(36))と、

前記参照フレーム内の各画素データから上位ビットを抽出することで階調を落とした参照フレームを出力する第2抽出回路(38)と、

30 階調を落とされた現マクロブロックの各画素データと、階調を落とされた参照フレーム内から所定の順番で切り出される各マクロブロックの対応する各画素データの差を、各々計算する減算回路(40)と、

前記各差分データの絶対値の和を各差分マクロブロック毎に計算する加算回路(40)と、

前記和が最小のマクロブロックを参照マクロブロックとして抽出して空間位置を出力する出力回路(40)と、を有する、

動画像圧縮システム。

40 【請求項15】 請求項12、又は請求項13に於いて、

前記動きベクトル検出回路(44)は、

前記現マクロブロック内の各画素データから上位ビットを抽出することで階調を落とした現マクロブロックを出力する第1抽出回路(36)と、

前記参照フレーム内の各画素データから上位ビットを抽出することで階調を落とした参照フレームを出力する第2抽出回路(38)と、

50 階調を落とされた参照フレーム内から所定の順番で切り出される各マクロブロックと階調を落とされた現マクロ

5

ブロックを各々比較することで、マクロブロック内の座標とデータ値が同じ対の画素を検出する検出回路(40)と、

前記対の画素数を計数するカウンタ(40)と、  
前記対の画素数が最大のマクロブロックを前記参照マクロブロックとして抽出して空間位置を出力する出力回路(40)と、を有する、  
動画像圧縮システム。

【請求項16】 請求項12～請求項15に於いて、  
前記変換符号化回路は、  
画素データのブロックを離散コサイン変換により周波数項の係数行列に変換するDCT回路(62, 54, 62a)と、  
前記係数を量子化する量子化回路(64, 56, 64a)と、を有する、  
動画像圧縮システム。

【請求項17】 動画像をビットストリームに変換する動画像圧縮システムであって、  
現画面内の現マクロブロックの各画素データを当該マクロブロックの平均値で2値化する現マクロブロック2値化回路(16a)と、  
参照マクロブロックが探されるべき探索領域を現マクロブロックの空間位置に基づいて抽出する抽出回路(20)と、  
前記探索領域の各画素データを当該探索領域の平均値で2値化する探索領域2値化回路(16b)と、  
2値化された前記探索領域内から所定の順番で切り出される各マクロブロックと2値化された現マクロブロックを各々比較することで、マクロブロック内の座標とデータ値が同じ対の画素を検出する検出回路(20)と、  
前記対の画素数を計数するカウンタ(20)と、  
前記対の画素数が最大のマクロブロックを前記参照マクロブロックとして抽出して空間位置を出力する出力回路(20)と、  
を有する動画像圧縮システム。

【請求項18】 動画像をビットストリームに変換する動画像圧縮システムであって、  
現画面内の現マクロブロックの各画素データを当該マクロブロックの平均値で2値化する現マクロブロック2値化回路(16a)と、  
参照マクロブロックが探されるべき探索領域を現マクロブロックの空間位置に基づいて抽出する抽出回路(20)と、  
2値化された前記探索領域内から所定の順番で切り出される各マクロブロックの各画素データを当該各マクロブロックの平均値で2値化する各参照選択用マクロブロック2値化回路(16c)と、  
2値化された前記各マクロブロックと2値化された現マクロブロックを各々比較することで、マクロブロック内の座標とデータ値が同じ対の画素を各マクロブロック毎に検出する検出回路(20)と、

6

前記対の画素数を計数するカウンタ(20)と、  
前記対の画素数が最大のマクロブロックを前記参照マクロブロックとして抽出して空間位置を出力する出力回路(20)と、  
前記現マクロブロックの空間位置から前記参照マクロブロックの空間位置を指示する動きベクトルを検出する動きベクトル検出回路(20)と、  
を有する動画像圧縮システム。

【請求項19】 現フレーム内の現マクロブロックの空間位置から参照フレーム内の参照マクロブロックの空間位置を指示する動きベクトルを検出する方法であって、  
前記現マクロブロック内の各画素データから上位ビットを抽出し、  
前記参照フレーム内の各画素データから上位ビットを抽出し、  
階調を落とされた前記参照フレームから階調を落とされた前記現マクロブロックと最も強い相関を有するマクロブロックを参照用に探し出す、  
動きベクトル検出方法。

【請求項20】 請求項19に於いて、  
前記参照マクロブロックを探し出すステップは、  
階調を落とされた参照フレーム内から所定の順番で切り出される各マクロブロックと階調を落とされた現マクロブロックを各々比較することによりマクロブロック内の座標とデータ値が同じ対の画素を検出し、  
前記対の画素数を計数し、  
前記対の画素数が最大のマクロブロックを前記参照マクロブロックとして抽出して空間位置を出力する、  
動きベクトル検出方法。

【請求項21】 現フレーム内の現マクロブロックの空間位置から参照フレーム内の参照マクロブロックの空間位置を指示する動きベクトルを検出する方法であって、  
前記現マクロブロックの特性で定まる基準に従って現マクロブロックの階調を落とし、  
前記現マクロブロックの空間位置に基づいて前記参照フレーム内から前記参照マクロブロックを探し出すべき探索領域を抽出し、  
前記探索領域の階調を前記基準に従って落とし、  
階調を落とされた前記現マクロブロックと最も強い相関を有する参照マクロブロックを階調を落とされた前記探索領域内から探し出して該参照マクロブロックの空間位置を出力する、  
動きベクトル検出方法。

【請求項22】 請求項21に於いて、  
前記基準は、2値化のための閾値データである、  
動きベクトル検出方法。

【請求項23】 動きベクトルを検出するために、デジタル映像信号を基準値を境に2値化する2値化方法において、

前記基準値を、前記デジタル映像信号を大きさの順に並

7

べた場合に所定の順位となる画素の値とすることを特徴とする2値化方法。

【請求項24】 請求項23に於いて、前記所定の順位は、前記デジタル映像信号の画素数の半分の値であることを特徴とする2値化方法。

【請求項25】 動きベクトルを検出するために、デジタル映像信号を2値化する2値化方法において、同じ画面の隣の画素との比較結果により2値化する2値化方法。

【請求項26】 請求項25に於いて、前記2値化は、ブロック分割する前処理として行われる2値化方法。

【請求項27】 動きベクトルを検出するために画面をブロックに分割して、このブロック毎の動きベクトルを検出する動きベクトル検出方法において、動きベクトルを検出するデジタル映像信号の2値化処理を、前記ブロック分割の前処理として行う動きベクトル検出方法。

【請求項28】 複数画面の多ビットデジタル映像信号を比較して動きベクトルを検出するために、この多ビットデジタル映像信号を作成する多ビットデジタル映像信号作成方法において、

入力された多ビットデジタル映像信号の下位ビットを削除して、動きベクトル検出用の前記多ビットデジタル映像信号を作成する多ビットデジタル映像信号作成方法。

【請求項29】 複数画面の多ビットデジタル映像信号を比較して動きベクトルを検出する動きベクトル検出方法において、

入力された各多ビットデジタル映像信号の下位ビットを削除して、動きベクトル検出用の多ビットデジタル映像信号を各々作成し、

この複数画面の多ビットデジタル映像信号の値が一致する画素の個数より、動きベクトルを検出する動きベクトル検出方法。

【請求項30】 第1の画面をブロックに分割し、このブロック毎に異なるデータを検出し、この検出したデータを基に第2の画面の処理を行う動きベクトル検出方法において、

第2の画面の前記処理の範囲を、動きベクトルサーチ範囲に応じて限定したことを特徴とするベクトル検出方法。

【請求項31】 第1の画面をブロックに分割し、このブロック毎に2値化処理のための基準値データを検出し、この基準値データを基に第2の画面の2値化を行う動きベクトル検出方法において、

第2の画面の前記2値化処理の範囲を、動きベクトルサーチ範囲に応じて限定する請求項30の動きベクトル検出方法。

【請求項32】 MPEGエンコーダにおいて、デジタル映像信号の下位ビットを削除し、上位ビットの

8

デジタル映像信号で動きベクトルを検出する動きベクトル検出回路を備えることを特徴とするMPEGエンコーダ。

【請求項33】 MPEGエンコーダにおいて、デジタル映像信号の下位ビットを削除し、上位4ビットのデジタル映像信号で動きベクトルを検出する動きベクトル検出回路を備えることを特徴とするMPEGエンコーダ。

【請求項34】 デジタル映像信号の下位ビットを削除して、上位ビットにより分割画面毎の動きベクトルを検出する動きベクトル検出回路(44,138)と、この動きベクトルを用いて、前記分割画面の差分画面を求め、この差分画面を圧縮処理したインター符号化信号と、前記分割画面を圧縮処理したイントラ符号化信号を選択的に出力する適応型符号化回路(46)と、同じ分割画面のインター符号化による圧縮効率とイントラ符号化による圧縮効率とを比較して、前記適応型符号化回路の出力を制御する選択制御回路(48,70,136)と、を備えることを特徴とする動画像圧縮装置。

【請求項35】 請求項34に於いて、前記選択制御回路は、前記インター符号化による符号量とイントラ符号化による符号量とを比較することにより圧縮効率を比較する符号量比較回路(48)からなることを特徴とする動画像圧縮装置。

【請求項36】 請求項34に於いて、前記選択出力回路は、前記分割画面の分散値及び前記差分画面の分散値とを比較することにより圧縮効率を比較する分散値比較回路(70,136)からなることを特徴とする動画像圧縮装置。

【請求項37】 請求項34～請求項36の何れかに於いて、前記動きベクトル検出回路は、検索範囲におけるデジタル映像信号の上位ビットの差分の絶対値を累計積算し、この累計積算の最も小さいベクトルを動きベクトルとして、検出することを特徴とする動画像圧縮装置。

【請求項38】 請求項34～請求項36の何れかに於いて、

前記動きベクトル検出回路は、検索範囲におけるデジタル映像信号の上位ビットの一致の個数を計数し、この計数値が最も大きなベクトルを動きベクトルとして、検出することを特徴とする動画像圧縮装置。

【請求項39】 請求項34～請求項36の何れかに於いて、

適応型符号化回路(46)は、分割画面及び差分画面をDCT変換及びウエーブレット変換等の空間周波数成分を表す値への変換回路(62,54,62a,116)と、この変換回路の出力を量子化する量子化回路(64,56,64a,118)と、を備えることを特徴とする動画像圧縮装置。

【請求項40】 請求項39に於いて、

50

適応型符号化回路(46)は、更に、量子化回路の出力を可変長符号化等のエントロピー符号化するエントロピー符号化回路(66, 58, 66a, 120)を備えることを特徴とする動画像圧縮装置。

【請求項41】 分割画面の動きベクトルを検出し、この動きベクトルを用いて差分画面を求め、この差分画面を圧縮処理する動画像圧縮装置において、動きベクトルを求める場合、分割画面の差分の絶対値の累計が最も小さいベクトルを動きベクトルとするのではなく、差分画面の分散値が小さな分割画面のベクトルを動きベクトルとして検出する動きベクトル検出回路(44a)と、

この動きベクトルを用いて、分割画面の差分画面を求め、この差分画面を空間周波数に変換して圧縮処理する符号化回路(46)とを備えることを特徴とする動画像圧縮装置。

【請求項42】 請求項41に於いて、前記動きベクトル検出回路(44a)は、第1の画面を分割しこの分割画面内の画像の平均値を閾値としてこの分割画面を2値化する第1の2値化回路(16a)と、

第2の画面の動きベクトルサーチ範囲内の画像の平均値を閾値として動きベクトルサーチ範囲内の画面を2値化する第2の2値化回路(16b)と、

この第1、第2の2値化回路(16a, 16b)の出力が入力され、この2値データの一致個数を計数し、一致個数が多すぎるベクトルを動きベクトルとして出力する動きベクトル検出回路(20)と、

を備えることを特徴とする動画像圧縮装置。

【請求項43】 請求項41に於いて、前記動きベクトル検出回路(44a)は、第1の画面を分割しこの分割画面内の画像の平均値を閾値としてこの分割画面を2値化する第1の2値化回路(16a)と、

第2の画面の動きベクトルサーチ範囲内の各分割画面内の画像の平均値を閾値として各分割画面を2値化する第2の2値化回路(16c)と、

この第1、第2の2値化回路(16a, 16c)の出力が入力され、この2値データの一致個数を計数し、一致個数が多すぎる分割画面のベクトルを動きベクトルとして出力する動きベクトル検出回路(20)と、

を備えることを特徴とする動画像圧縮装置。

【請求項44】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する回路であって、

前記第1領域内で大きさが所定の順位にある画素値を閾値として選択する閾値選択手段(22)と、

前記閾値を用いて前記第1領域内の各画素と前記第2画面内の各画素を各々2値化して前記比較用に各々出力する2値化回路(22, 18)と、

を有する動きベクトル検出回路。

【請求項45】 請求項44に於いて、前記閾値選択手段は、前記第1領域の画素数の半分の値の順位にある画素値を閾値として選択する、動きベクトル検出回路。

【請求項46】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する回路であって、

前記第1領域内の各画素を該第1領域内の隣接画素との画素値の比較結果に基づいて2値化して前記比較用に出力する第1領域2値化回路(32, and, 24)と、

前記第2画面内の各画素を該第2画面内の隣接画素との画素値の比較結果に基づいて2値化して前記比較用に出力する第2画面2値化回路(34)と、

を有する動きベクトル検出回路。

【請求項47】 請求項46に於いて、前記第1領域2値化回路(32, and, 24)は、前記第1画面内の各画素を該第1画面内の隣接画素との画素値の比較結果に基づいて2値化する第1画面2値化回路(32)と、

前記第1画面2値化回路の出力を入力して前記第1画面から前記第1領域を切り出して対応する画素の2値化データを出力するブロック化回路(24)と、

から成る動きベクトル検出回路。

【請求項48】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する回路であって、

前記第1画面内の各画素を2値化する第1画面2値化回路(32)と、

前記第1画面2値化回路の出力を入力し、前記第1画面から前記第1領域を切り出して対応する画素の2値化データを出力するブロック化回路(24)と、

前記第2画面内の各画素を2値化する第2画面2値化回路(34)と、

前記ブロック化回路と前記第2画面2値化回路の出力を入力して前記比較を行う比較回路(20)と、

を有する動きベクトル検出回路。

【請求項49】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の



11

各領域の画素値を比較することによって検出する回路であって、

前記第1領域の各画素値を示す各デジタルデータの下位ビットを削除して前記比較用に供する第1削除回路(36)と、

前記第2画面の各画素値を示す各デジタルデータの下位ビットを削除して前記比較用に供する第2削除回路(38)と、

を有する動きベクトル検出回路。

【請求項50】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する回路であって、

前記第1領域の各画素値を示す各デジタルデータの下位ビットを削除して前記第2領域選択回路へ出力する第1削除回路(36)と、

前記第2画面の各画素値を示す各デジタルデータの下位ビットを削除して前記第2領域選択回路へ出力する第2削除回路(38)と、

前記下位ビット削除後の第1領域の各画素値と、前記下位ビット削除後の第2画面内から順に切り出す各領域の各画素値とを比較して、一致する画素数が最大となる領域を前記第2領域として選択する第2領域選択回路(40)と、

を有する動きベクトル検出回路。

【請求項51】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する回路であって、

前記第1画面から前記第1領域の画素データを切り出して、該切り出した第1領域の特性で定まる基準に従って各画素データのデータ量を削減して前記比較用に供する第1削減手段(14, and, 16)と、

前記切り出した第1領域に対応する前記第1位置に基づいて前記第2画面内から前記動きベクトルを検索すべき検索領域を抽出する手段(21)と、

抽出した前記検索領域の各画素データのデータ量を前記基準に従って削減して前記比較用に供する第2削減手段(19)と、

を有する動きベクトル検出回路。

【請求項52】 請求項51に於いて、

前記基準は前記切り出した第1領域の特性で定まる2値化の閾値であり、前記第1及び第2削減手段は前記閾値に基づいて各画素値を2値化する、動きベクトル検出回路。

【請求項53】 入力動画像信号にDCTと量子化を含

12

む変換符号化を施して圧縮する動画像圧縮回路であって、

各画素データの上位ビットを抽出することで階調を落とした参照画面と、各画素データの上位ビットを抽出することで階調を落とした現領域を比較することにより、前記参照画面から前記現領域と最も強い相関を有する領域を参照領域として探し出し、前記現領域の空間位置から前記探し出した参照領域の空間位置を指示する動きベクトルを検出する動きベクトル検出回路(44)と、

10 前記検出回路の出力に従って前記参照画面内に前記参照領域を指定する指定回路(28)と、

圧縮対象画面(前記現画面)内の圧縮対象領域(前記現領域)の画素データと前記参照領域の画素データの差分データを演算して前記変換符号化用に供する予測符号化回路(30)と、

を有する動画像圧縮回路。

【請求項54】 請求項53に於いて、

前記検出回路(44)内の上位ビット抽出回路は前記現領域の各画素値を示す各デジタルデータの下位ビットを削除して上位4ビットを残し、

前記検出回路(44)内の上位ビット抽出回路は前記参照画面の各画素値を示す各デジタルデータの下位ビットを削除して上位4ビットを残す、動画像圧縮回路。

【請求項55】 入力動画像信号にDCTと量子化を含む変換符号化を施して圧縮する動画像圧縮回路であって、

各画素データの上位ビットを抽出することで階調を落とした前記参照フレームと、各画素データの上位ビットを抽出することで階調を落とした前記現マクロブロックを比較することにより、前記参照フレームから前記現マクロブロックと最も強い相関を有するマクロブロックを参照マクロブロックとして探し出し、前記現フレーム内の前記現マクロブロックの空間位置から前記参照フレーム内の前記探し出した参照マクロブロックの空間位置を指示する動きベクトルを検出する動きベクトル検出回路(44)と、

前記検出回路(44)の出力に従って参照画面(前記第2画面)内に指定される参照領域(前記第2領域)の画素データと、

40 圧縮対象画面(前記第1画面)内の圧縮対象領域(前記第1領域)の画素データとの差分データを演算して前記変換符号化用に供する予測符号化回路(30)と、

前記予測符号化回路の出力データに前記変換符号化を施す場合の圧縮度と、入力動画像信号に前記変換符号化を施す場合の圧縮度を、前記各圧縮対象領域毎に比較して、その大小を判定する判定回路(48, 70)と、

前記変換符号化の圧縮度が高くなるように前記判定結果に従って前記各圧縮対象領域毎に前記変換符号化処理を切り換える切替回路(68)と、

50 を有する動画像圧縮回路。

13

【請求項56】 請求項55に於いて、前記判定回路(48)は、前記予測符号化回路(30)の出力データに前記変換符号化を施す場合の符号量と、入力動画像信号に前記変換符号化を施す場合の符号量とを比較することで前記判定を行う、動画像圧縮回路。

【請求項57】 請求項55に於いて、前記判定回路(70)は、前記圧縮対象領域(前記第1領域)の画素データの分散値と、前記差分データの分散値とを比較することで前記判定を行う、動画像圧縮回路。

【請求項58】 請求項55～請求項57に於いて、前記動きベクトル検出回路(44)は、前記2つの各上位ビット抽出回路から各々出力される各画素値の差分の絶対値の和が最小となる領域を前記参照領域(前記第2領域)として選択する、動画像圧縮回路。

【請求項59】 請求項55～請求項57に於いて、前記動きベクトル検出回路(44)は、前記2つの各上位ビット抽出回路から各々出力される各画素値の一致個数が最大となる領域を前記参照領域(前記第2領域)として選択する、動画像圧縮回路。

【請求項60】 請求項55～請求項57に於いて、前記動きベクトル検出回路(44)は、前記2つの各上位ビット抽出回路から各々出力される各画素値の差分の分散値が最小となる領域を前記参照領域(前記第2領域)として選択する、動画像圧縮回路。

【請求項61】 入力動画像信号にDCTと量子化を含む変換符号化を施して圧縮する動画像圧縮回路であって、

圧縮対象領域の画素値の平均値を閾値とする該圧縮対象領域の各画素の2値化データと、参照画面内の動きベクトル検索領域の画素値の平均値を閾値とする該検索領域の各画素の2値化データを比較して、一致する個数が最大となる領域を参照領域として選択する選択回路(20)と、

前記圧縮対象領域の画素データと前記参照領域の画素データの差分データを演算して前記変換符号化用に供する予測符号化回路(30)と、を有する動画像圧縮回路。

【請求項62】 入力動画像信号にDCTと量子化を含む変換符号化を施して圧縮する動画像圧縮回路であって、

圧縮対象領域の画素値の平均値を閾値とする該圧縮対象領域の各画素の2値化データと、参照画面内の動きベクトル検索領域内の各分割領域の画素値の平均値を各々閾値とする該各分割領域の各画素の2値化データを各々比較して、一致する個数が最大となる分割領域を参照領域として選択する選択回路(20)と、

14

前記圧縮対象領域の画素データと前記参照領域の画素データの差分データを演算して前記変換符号化用に供する予測符号化回路(30)と、を有する動画像圧縮回路。

【請求項63】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する方法であって、

前記第1領域の各画素値を示す各デジタルデータの低位ビットを削除し、

前記第2画面の各画素値を示す各デジタルデータの低位ビットを削除し、

低位ビット削除後の前記第1領域の各画素データと、低位ビット削除後の前記第2画面内の前記各領域の各画素データを各々比較することで、前記第2画面内から前記第2領域を選択する、動きベクトル検出方法。

【請求項64】 請求項63に於いて、低位ビット削除後の前記第1領域の各画素データと、低位ビット削除後の前記第2画面内の前記各領域の各画素データを各々比較して、一致する画素数が最大となる領域を前記第2領域として選択する、動きベクトル検出方法。

【請求項65】 第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する方法であって、

前記第1画面から前記第1領域の画素データを切り出して、該切り出した第1領域の特性で定まる2値化の閾値に従って各画素データを2値化し、

前記切り出した第1領域に対応する前記第1位置に基づいて前記第2画面内から前記動きベクトルを検索すべき検索領域を抽出し、

抽出した前記検索領域の各画素データのデータ量を前記2値化の閾値に従って2値化して前記比較用に供する、動きベクトル検出方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、動画像圧縮技術に関する。特に、動き補償付き予測符号化、該予測符号化に於いて必須の動きベクトルの検出、該動きベクトルの検出で要求される演算量の削減、画面内圧縮と画面間圧縮の選択による圧縮の最適化に関する。

【0002】

【従来の技術】

(1) 動画像圧縮技術



15

動画像信号をデジタル化したデータを圧縮して符号化する方式では、動き補償付き予測、直交変換、量子化、可変長符号化等の手法が用いられている。例えば、MPEGでは、動き補償付き予測符号化、離散コサイン変換(DCT; Discrete Cosine Transformation)、適応量子化、ハフマン符号化が採用されている。MPEGとは、ISO(国際標準化機構)の下に設立された画像圧縮の標準化委員会の名称「Moving Picture Experts Group」の略称である。MPEG-1標準規格は「ISO/IEC 11172」に規定されており、MPEG-2標準規格草案は「ISO/IEC 13818」に規定されている。

【0003】この分野の従来技術としては、USP 5231484(特開平5-252507号)、USP 5293229(特開平5-276502号)、USP 5325125(特開平6-225284号)がある。

【0004】前記動き補償付き予測では、まず、現画面(=current frame)内のデータ圧縮対象の領域(=現マクロブロック)に最も似ている領域(=参照マクロブロック)が、時間的に先行する参照画面内及び/又は時間的に後続する参照画面内から探し出されて、該探し出された参照マクロブロックと、上記現マクロブロックとの差分値が求められる。ここで、現マクロブロックの位置から参照マクロブロックの位置を指示するベクトルを「動きベクトル」といい、参照マクロブロックの位置を探し出すことを「動きベクトルの検出」という。なお、マクロブロックとは予測符号化の単位とされる領域であり、 $16 \times 16$ 画素から成るデータ圧縮時には、現マクロブロックと参照マクロブロックの差分データに対して、DCT、量子化、可変長符号化が行われる。また、圧縮された差分データの伸長時には、可変長復号化、逆量子化、逆DCTして得られた差分データに対して、参照マクロブロック(参照画面内で動きベクトルにより指定されるマクロブロック)の画像データが加算され、これにより、現マクロブロックの画像データが再現される。なお、時間的に先行する少なくとも1画面及び時間的に後続する少なくとも1画面の画像データは、MPEG方式では、所定のメモリ内に記憶されている。

【0005】前記DCTでは、 $8 \times 8$ 画素に分割された各ブロックが、低周波数項～高周波数項の周波数成分に分解されて、各周波数項の係数 $C_{ij}$ から成る $8 \times 8$ の係数行列 $[C_{ij}]$ に変換される。以下、添字 $i$ と $j$ は、 $i$ 行 $j$ 列を表す。なお、ブロックとは、変換符号化(DCT、量子化)の単位とされる領域である。つまり、予測符号化はマクロブロック( $16 \times 16$ 画素)を単位として行われるが、変換符号化はブロック( $8 \times 8$ 画素)を単位として行われるのである。

【0006】前記量子化では、 $8 \times 8$ の係数行列の各係数 $C_{ij}$ が、或る除数 $Q_{ij}$ (量子化ステップ幅 $q \times$ 各係数 $C_{ij}$ に固有の定数 $K_{ij}$ )で除算されて余りが丸められ

16

る。ここで、定数 $K_{ij}$ は量子化マトリクステーブルで与えられる。イントラマクロブロックでは、高周波数項の係数に対して大きな値が用意されるとともに低周波数項の係数に対して小さな値が用意された量子化マトリクステーブルが、一般に用いられている。インターマクロブロックでは、値 $K_{ij}$ は全て同値である。量子化マトリクスデータ $K_{ij}$ は、シーケンスと呼ばれる番組に対応する概念毎にイントラマクロブロック用、インターマクロブロック用のものをロードすることが規格上許容されている。また、最低でも1GOP(Group Of Picture)が内包されていればよいとされており、最小単位では、1GOP単位で量子化マトリクスの変更が可能である。 $K_{ij}$ 及び/又は $q$ の値を大きくすれば、量子化回路118から出力される係数データ $C'_{ij}$ は「0」が多くなって圧縮度が高くなる。前記適応量子化では、出力されているビットストリームのビットレートが監視され、その値が目標値になるように前記量子化ステップ幅 $q$ が定められる。即ち、ビットレートが目標値より小さければ前記量子化ステップ幅 $q$ が小さく制御され、目標値より大きければ前記量子化ステップ幅 $q$ が大きくなり制御される。これにより、ビットレートは目標値付近に制御される。

【0007】前記ハフマン符号化では、量子化後の各係数値 $C'_{ij}$ ( $C_{ij} \div Q_{ij}$ )の出現頻度に応じて、該出現頻度が高いほど短い符号となるように、各々符号が割り当てられる。即ち、可変長符号化が行われる。

【0008】(2)動きベクトルの検出

動きベクトルは、例えば、図5のように、時間的に先の参照画面内及び/又は時間的に後の参照画面内の領域A0(現画面内の圧縮対象の現マクロブロックAと座標位置が同じ $16 \times 16$ 画素領域)を中心として、その周囲の8個の $16 \times 16$ 画素領域に相当する領域の画素から探し出される。即ち、領域A0を中心とする $48 \times 48$ 画素の領域内が動きベクトル検索の対象範囲とされる。なお、この領域を越えて動きベクトルを探すようにすることも可能であるが、その場合には、回路構成が複雑化・大型化し、必要なメモリ容量も大きくなる。この領域を越えて動きベクトルを探す場合とは、例えば、フレーム間距離が大きくなった場合であり、MPEGでは、フレーム間距離が3フレーム離れた場合には、 $\pm 48$ 画素範囲が探索範囲となる。

【0009】上記検索領域から動きベクトルを探し出す方法、換言すれば、上記検索領域で現マクロブロックAに最も似ている領域(=参照マクロブロック)を探し出す方法としては、下記の方法がある。

\*フルサーチ法

図5の(a)のように、現マクロブロックAに対応する参照画面内の領域A0を中心とする所定の検索範囲内の左上隅の領域A1から順に1画素づつ移動した各領域A2, A3, ...と、現マクロブロックAとを比較する方法である。比較すべき領域の数が膨大で演算量も莫大となる

17

が、動きベクトル検出の精度は高い。

#### \*ロガリズムックサーチ法

図5の(b)に示すように、現マクロブロックAに対応する参照画面内の領域A0を中心とする所定の検索範囲内を、例えば、左上→上→右上→左→中心→右→左下→下→右下の順に比較し、次に、その中で最も似ている領域A3を中心に、検索範囲を狭めて探す方法である。なお、比較順は、別の順でもよい。検索範囲の狭め方が対数的であるため、ロガリズムックサーチと呼ばれる。

#### \*テレスコピックサーチ法

図5の(c)のように、前回検出された動きベクトル(前画面の対応マクロブロックに関して検出された動きベクトル、隣の動きベクトル等)で指示される領域A1から順に、その近辺の領域を探す方法である。比較すべき領域が限定されるため演算量を削減できるが、動きベクトル検出の精度は若干劣る。

【0010】また、上記各領域A0、A1、A2・・・の中から、現マクロブロックと最も似ている領域を検出する手法としては、下記のような手法がある。

#### \*差分の絶対値(又は2乗値)の和

比較する領域A0、A1、A2・・・と現マクロブロックとの各々対応する画素の値(輝度に対応する値)の差分値を演算し、各画素の差分値の絶対値(又は2乗値)の和を求め、その和が最小となる領域を参照マクロブロックとして検出する手法である。

#### \*一致画素数

比較する領域A0、A1、A2・・・と現マクロブロックとの各々対応する画素の値が一致する画素数を求め、その個数が最大となる領域を参照マクロブロックとして検出する手法である。

【0011】なお、動きベクトルの検出については、例えば、特開平4-145777号公報、特開平4-79484号公報、特開平3-40687号公報、特開平4-207790号公報、特開平4-234276号公報、特開平4-40193号公報に開示されている。

【0012】(3) 動きベクトル検出の演算量の削減  
動きベクトル検出の演算では、前述のように、多数の16×16画素領域の各画素値と現マクロブロックの画素値が比較されるため、演算量が莫大となる。このため、動きベクトルの精度を落とすことなく演算量を削減できるようにすることが望まれており、2値化法が提案されている。2値化法は、圧縮対象の現マクロブロックの各画素の値(各8ビット)と、前記検索範囲内の各16×16画素領域の画素の値(各8ビット)とを、各々2値化して、比較する方法である。2値化法については、例えば、特開昭62-71580号公報、特開平4-874号公報、特開平4-10176号公報に開示されている。以下、特開昭62-71580号公報に開示されている2値化法の概要を図1に即して説明する。

【0013】説明を簡単にするために1画面を12×1

18

2画素とし、1マクロブロックを4×4画素として説明する。なお、当然であるが、以下の議論は、現実の1画面と現実のマクロブロック(16×16画素)にも同様に適用できる。フレームメモリ10には12×12画素の現画面のデジタル映像信号が記憶される。フレームメモリ12には12×12画素の前画面のデジタル映像信号が記憶される。フレームメモリ10の現画面のデジタル映像データは、ブロック化回路14にて4×4画素のマクロブロックにブロック化処理される。

10 【0014】ブロック化回路14から出力される各マクロブロックは、2値化処理回路16にて2値化される。この時の2値化の閾値は、当該マクロブロックの各画素値(各8ビット)の平均値が採用される。こうして、図1の(b)のように、4×4画素の各8ビットのデジタル映像データが、4×4画素の各1ビットの白黒デジタル映像データに変換される。また、2値化処理回路16は、上記各閾値を、各マクロブロック毎に2値化処理回路18へ基準値として出力する。

20 【0015】2値化処理回路18は、前画面の各画素値を、2値化処理回路16から与えられる基準値を閾値として2値化する。こうして、図1の(c)に示すように、12×12画素の各8ビットのデジタル映像データが、12×12画素の各1ビットの白黒デジタル映像データに変換される。なお、前画面の2値化処理は、各マクロブロック毎に各々行われる。

30 【0016】2値化された現画面のマクロブロック(4×4画素)の各画素と、前画面(12×12画素)の各領域(各4×4画素領域：前述の領域A0、A1、A2・・・参照)の各画素とは、動きベクトル検出回路20にて比較される。ここでは、出力の一致する画素数が計数され、一致個数が最大の領域(4×4画素領域)が参照マクロブロックとして検出される。

#### 【0017】

40 【発明が解決しようとする課題】回路構成を簡略化したり処理速度を速めるために、動きベクトル検出(=参照マクロブロック検出)の演算量を削減したいという要請がある。また、動きベクトルの精度を落とすことなく、動きベクトル検出の演算量を削減したいという要請もある。又は、動きベクトルの精度を落とした場合でも、該動きベクトルを用いて圧縮する動画の画質を落とさないように、動画圧縮の全体的な演算量と画質とを最適化したいという要請もある。また、動画の特性、即ち、動きの少ない場面、背景が一様に動く場面、ランダムな激しい動きの場面等の特性に応じて、上述の最適化を達成したいという要請もある。即ち、動きベクトルの精度、画質の劣化度合い、動画圧縮の全体的な演算量の削減度合い等を考慮して、処理を最適化したいという要請もある。本発明は、上記の要請に応えることを目的とする。

#### 【0018】

50

19

【課題を解決するための手段及び作用】本発明は、請求項 1, 23, 44 のように、第 1 画面（現画面）の第 1 領域（現マクロブロック）の位置に対応する第 2 画面（参照画面）内の第 1 位置と、前記第 1 領域と画素値が近似する第 2 画面内の第 2 領域（参照マクロブロック）の第 2 位置との差を示す動きベクトルを、前記第 1 領域の画素値と前記第 2 画面内の各領域の画素値を比較することによって検出する回路であって、前記第 1 領域内で大きさが所定の順位にある画素値を閾値として選択する閾値選択手段と、前記閾値を用いて前記第 1 領域内の各画素と前記第 2 画面内の各画素を各々 2 値化して前記比較用に各々出力する 2 値化回路と、を有する動きベクトル検出回路及び方法である。前記閾値選択手段又はステップを、請求項 2, 24, 45 のように、前記第 1 領域の画素数の半分の値の順位にある画素値を閾値として選択する手段又はステップで構成してもよい。

【0019】本発明は、請求項 3, 25, 46 のように、第 1 画面の第 1 領域の位置に対応する第 2 画面内の第 1 位置と、前記第 1 領域と画素値が近似する第 2 画面内の第 2 領域の第 2 位置との差を示す動きベクトルを、前記第 1 領域の画素値と前記第 2 画面内の各領域の画素値を比較することによって検出する回路であって、前記第 1 領域内の各画素を該第 1 領域内の隣接画素との画素値の比較結果に基づいて 2 値化して前記比較用に出力する第 1 領域 2 値化回路と、前記第 2 画面内の各画素を該第 2 画面内の隣接画素との画素値の比較結果に基づいて 2 値化して前記比較用に出力する第 2 画面 2 値化回路と、を有する動きベクトル検出回路及び方法である。前記第 1 領域 2 値化回路又は機能を、請求項 4, 26, 47 のように前記第 1 画面内の各画素を該第 1 画面内の隣接画素との画素値の比較結果に基づいて 2 値化する第 1 画面 2 値化回路と、前記第 1 画面 2 値化回路の出力を入力して前記第 1 画面から前記第 1 領域を切り出して対応する画素の 2 値化データを出力するブロック化回路又は機能で構成してもよい。

【0020】本発明は、請求項 5, 27, 47, 48 のように、第 1 画面の第 1 領域の位置に対応する第 2 画面内の第 1 位置と、前記第 1 領域と画素値が近似する第 2 画面内の第 2 領域の第 2 位置との差を示す動きベクトルを、前記第 1 領域の画素値と前記第 2 画面内の各領域の画素値を比較することによって検出する回路であって、前記第 1 画面内の各画素を 2 値化する第 1 画面 2 値化回路と、前記第 1 画面 2 値化回路の出力を入力し、前記第 1 画面から前記第 1 領域を切り出して対応する画素の 2 値化データを出力するブロック化回路と、前記第 2 画面内の各画素を 2 値化する第 2 画面 2 値化回路と、前記ブロック化回路と前記第 2 画面 2 値化回路の出力を入力して前記比較を行う比較回路と、を有する動きベクトル検出回路及び方法である。

【0021】本発明は、請求項 6, 28, 49 のよう

20

に、第 1 画面の第 1 領域の位置に対応する第 2 画面内の第 1 位置と、前記第 1 領域と画素値が近似する第 2 画面内の第 2 領域の第 2 位置との差を示す動きベクトルを、前記第 1 領域の画素値と前記第 2 画面内の各領域の画素値を比較することによって検出する回路であって、前記第 1 領域の各画素値を示す各デジタルデータの下位ビットを削除して前記比較用に供する第 1 削除回路と、前記第 2 画面の各画素値を示す各デジタルデータの下位ビットを削除して前記比較用に供する第 2 削除回路と、を有する動きベクトル検出回路及び方法である。

【0022】本発明は、請求項 7, 29, 50 のように、第 1 画面の第 1 領域の位置に対応する第 2 画面内の第 1 位置と、前記第 1 領域と画素値が近似する第 2 画面内の第 2 領域の第 2 位置との差を示す動きベクトルを、前記第 1 領域の画素値と前記第 2 画面内の各領域の画素値を比較することによって検出する回路であって、前記第 1 領域の各画素値と、前記第 2 画面内から順に切り出す各領域の各画素値とを比較して、一致する画素数が最大となる領域を前記第 2 領域として選択する第 2 領域選択回路を有し、さらに、前記第 1 領域の各画素値を示す各デジタルデータの下位ビットを削除して前記第 2 領域選択回路へ出力する第 1 削除回路と、前記第 2 画面の各画素値を示す各デジタルデータの下位ビットを削除して前記第 2 領域選択回路へ出力する第 2 削除回路を有する動きベクトル検出回路及び方法である。

【0023】本発明は、請求項 8, 30, 51 のように、第 1 画面の第 1 領域の位置に対応する第 2 画面内の第 1 位置と、前記第 1 領域と画素値が近似する第 2 画面内の第 2 領域の第 2 位置との差を示す動きベクトルを、前記第 1 領域の画素値と前記第 2 画面内の各領域の画素値を比較することによって検出する回路であって、前記第 1 画面から前記第 1 領域の画素データを切り出して、該切り出した第 1 領域の特性で定まる基準に従って各画素データのデータ量を削減して前記比較用に供する第 1 削減手段と、前記切り出した第 1 領域に対応する前記第 1 位置に基づいて前記第 2 画面内から前記動きベクトルを検索すべき検索領域を抽出する手段と、抽出した前記検索領域の各画素データのデータ量を前記基準に従って削減して前記比較用に供する第 2 削減手段と、を有する動きベクトル検出回路及び方法である。請求項 9, 31, 52 のように、前記基準を前記切り出した第 1 領域の特性で定まる 2 値化の閾値とし、前記第 1 及び第 2 削減手段を前記閾値に基づいて各画素値を 2 値化するように構成してもよい。

【0024】本発明は、請求項 10, 32, 53 のように、入力動画像信号に DCT と量子化を含む変換符号化を施して圧縮する動画像圧縮回路であって、上述の下位ビット削除により動きベクトルを検出する回路と、前記検出回路の出力に従って参照画面内に参照領域を指定する指定回路と、圧縮対象画面内の圧縮対象領域の画素デ

21

ータと前記参照領域の画素データの差分データを演算して前記変換符号化用に供する予測符号化回路と、を有する動画画像圧縮回路及び方法である。請求項 11, 33, 54 のように、前記検出回路内の前記第 1 削除回路が前記第 1 領域の各画素値を示す各デジタルデータの下位ビットを削除して上位 4 ビットを残し、前記検出回路内の前記第 2 削除回路が前記第 2 画面の各画素値を示す各デジタルデータの下位ビットを削除して上位 4 ビットを残すように構成してもよい。

【0025】本発明は、請求項 34, 55 のように、入力動画画像信号に DCT と量子化を含む変換符号化を施して圧縮する動画画像圧縮回路であって、上述の下位ビット削除により動きベクトルを検出する回路と、前記検出回路の出力に従って参照画面内に指定される参照領域の画素データと、圧縮対象画面内の圧縮対象領域の画素データとの差分データを演算して前記変換符号化用に供する予測符号化回路と、前記予測符号化回路の出力データに前記変換符号化を施す場合の圧縮度と、入力動画画像信号に前記変換符号化を施す場合の圧縮度を、前記各圧縮対象領域毎に比較して、その大小を判定する判定回路と、前記変換符号化の圧縮度が高くなるように前記判定結果に従って前記各圧縮対象領域毎に前記変換符号化処理を切り換える切換回路と、を有する動画画像圧縮回路及び方法である。請求項 12, 35, 56 のように、前記判定回路を、前記予測符号化回路の出力データに前記変換符号化を施す場合の符号量と、入力動画画像信号に前記変換符号化を施す場合の符号量とを比較することで前記判定を行うように構成してもよい。また、請求項 13, 36, 57 のように、前記判定回路を、前記圧縮対象領域の分散値と、前記参照領域の分散値とを比較することで前記判定を行うように構成してもよい。また、請求項 14, 37, 58 のように、前記動きベクトル検出回路を、前記第 1 削除回路から出力される各画素値と前記第 2 削除回路から出力される各画素値の差分の絶対値の和が最小となる領域を前記参照領域として選択するように構成してもよい。また、請求項 15, 38, 59 のように、前記動きベクトル検出回路を、前記第 1 削除回路から出力される各画素値と前記第 2 削除回路から出力される各画素値の一致個数が最大となる領域を前記参照領域として選択するように構成してもよい。また、請求項 60 のように、前記動きベクトル検出回路を、前記第 1 削除回路から出力される各画素値と前記第 2 削除回路から出力される各画素値の差分の分散値が最小となる領域を前記参照領域として選択するように構成してもよい。また、請求項 16 のように、前記変換符号化回路を、画素データのブロックを離散コサイン変換により周波数項の係数行列に変換する DCT 回路(62, 54, 62a)と、前記係数を量子化する量子化回路(64, 56, 64a)と、を有する、ように構成してもよい。

【0026】また、本発明は、請求項 17 のように、動

22

画像をビットストリームに変換する動画画像圧縮システムであって、現画面内の現マクロブロックの各画素データを当該マクロブロックの平均値で 2 値化する現マクロブロック 2 値化回路(16a)と、参照マクロブロックが探されるべき探索領域を現マクロブロックの空間位置に基づいて抽出する抽出回路(20)と、前記探索領域の各画素データを当該探索領域の平均値で 2 値化する探索領域 2 値化回路(16b)と、2 値化された前記探索領域内から所定の順番で切り出される各マクロブロックと 2 値化された現マクロブロックを各々比較することで、マクロブロック内の座標とデータ値が同じ対の画素を検出する検出回路(20)と、前記対の画素数を計数するカウンタ(20)と、前記対の画素数が最大のマクロブロックを前記参照マクロブロックとして抽出して空間位置を出力する出力回路(20)と、を有する動画画像圧縮システムである。

【0027】また、本発明は、請求項 18 のように、動画画像をビットストリームに変換する動画画像圧縮システムであって、現画面内の現マクロブロックの各画素データを当該マクロブロックの平均値で 2 値化する現マクロブロック 2 値化回路(16a)と、参照マクロブロックが探されるべき探索領域を現マクロブロックの空間位置に基づいて抽出する抽出回路(20)と、2 値化された前記探索領域内から所定の順番で切り出される各マクロブロックの各画素データを当該各マクロブロックの平均値で 2 値化する各参照選択用マクロブロック 2 値化回路(16c)と、2 値化された前記各マクロブロックと 2 値化された現マクロブロックを各々比較することで、マクロブロック内の座標とデータ値が同じ対の画素を各マクロブロック毎に検出する検出回路(20)と、前記対の画素数を計数するカウンタ(20)と、前記対の画素数が最大のマクロブロックを前記参照マクロブロックとして抽出して空間位置を出力する出力回路(20)と、前記現マクロブロックの空間位置から前記参照マクロブロックの空間位置を指示する動きベクトルを検出する動きベクトル検出回路(20)と、を有する動画画像圧縮システムである。また、請求項 40 のように、適応型符号化回路(46)を、更に、量子化回路の出力を可変長符号化等のエントロピー符号化するエントロピー符号化回路(66, 58, 66a, 120)を備えるように構成してもよい。

【0028】また、本発明は、請求項 41 のように、分割画面の動きベクトルを検出し、この動きベクトルを用いて差分画面を求め、この差分画面を圧縮処理する動画画像圧縮装置において、動きベクトルを求める場合、分割画面の差分の絶対値の累計が最も小さいベクトルを動きベクトルとするのではなく、差分画面の分散値が小さな分割画面のベクトルを動きベクトルとして検出する動きベクトル検出回路(44a)と、この動きベクトルを用いて、分割画面の差分画面を求め、この差分画面を空間周波数に変換して圧縮処理する符号化回路(46)とを備えることを特徴とする動画画像圧縮装置である。また、請求項

23

42のように、前記動きベクトル検出回路(44a)を、第1の画面を分割しこの分割画面内の画像の平均値を閾値としてこの分割画面を2値化する第1の2値化回路(16a)と、第2の画面の動きベクトルサーチ範囲内の画像の平均値を閾値として動きベクトルサーチ範囲内の画面を2値化する第2の2値化回路(16b)と、この第1、第2の2値化回路(16a, 16b)の出力が入力され、この2値データの一致個数を計数し、一致個数がもっとも多いベクトルを動きベクトルとして出力する動き検出回路(20)と、を備えるように構成してもよい。また、請求項43のように、前記動きベクトル検出回路(44a)を、第1の画面を分割しこの分割画面内の画像の平均値を閾値としてこの分割画面を2値化する第1の2値化回路(16a)と、第2の画面の動きベクトルサーチ範囲内の各分割画面内の画像の平均値を閾値として各分割画面を2値化する第2の2値化回路(16c)と、この第1、第2の2値化回路(16a, 16c)の出力が入力され、この2値データの一致個数を計数し、一致個数がもっとも多い分割画面のベクトルを動きベクトルとして出力する動き検出回路(20)と、を備えるように構成してもよい。

【0029】本発明は、請求項61のように、入力動画信号にDCTと量子化を含む変換符号化を施して圧縮する動画像圧縮回路であって、圧縮対象領域の画素値の平均値を閾値とする該圧縮対象領域の各画素の2値化データと、参照画面内の動きベクトル検索領域の画素値の平均値を閾値とする該検索領域の各画素の2値化データを比較して、一致する個数が最大となる領域を参照領域として選択する選択回路と、前記圧縮対象領域の画素データと前記参照領域の画素データの差分データを演算して前記変換符号化用に供する予測符号化回路と、を有する動画像圧縮回路である。

【0030】本発明は、請求項62のように、入力動画信号にDCTと量子化を含む変換符号化を施して圧縮する動画像圧縮回路であって、圧縮対象領域の画素値の平均値を閾値とする該圧縮対象領域の各画素の2値化データと、参照画面内の動きベクトル検索領域内の各分割領域の画素値の平均値を各々閾値とする該各分割領域の各画素の2値化データを各々比較して、一致する個数が最大となる分割領域を参照領域として選択する選択回路と、前記圧縮対象領域の画素データと前記参照領域の画素データの差分データを演算して前記変換符号化用に供する予測符号化回路と、を有する動画像圧縮回路である。

【0031】本発明では、請求項19、63のように、第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する方法で、前記第1領域の各画素値を示す各デジタルデータの下位ビットが削除さ

24

れ、前記第2画面の各画素値を示す各デジタルデータの下位ビットが削除され、下位ビット削除後の前記第1領域の各画素データと下位ビット削除後の前記第2画面内の前記各領域の各画素データを各々比較することで前記第2画面内から前記第2領域が選択される。また、請求項20、64のように、下位ビット削除後の前記第1領域の各画素データと下位ビット削除後の前記第2画面内の前記各領域の各画素データを各々比較して一致する画素数が最大となる領域が前記第2領域として選択される。

【0032】本発明では、請求項21、22、65のように、第1画面の第1領域の位置に対応する第2画面内の第1位置と、前記第1領域と画素値が近似する第2画面内の第2領域の第2位置との差を示す動きベクトルを、前記第1領域の画素値と前記第2画面内の各領域の画素値を比較することによって検出する方法で、前記第1画面から前記第1領域の画素データが切り出されて該切り出された第1領域の特性で定まる2値化の閾値に従って各画素データが2値化され、前記切り出された第1領域に対応する前記第1位置に基づいて前記第2画面内から前記動きベクトルを検索すべき検索領域が抽出され、抽出された前記検索領域の各画素データのデータ量が前記2値化の閾値に従って2値化されて前記比較用に供される。

【0033】

【実施例】

(1) MPEGエンコーダ

図2～図4に即して、まず、MPEGエンコーダについて説明する。MPEG規格に準拠した方式では、動画像の各画面を垂直方向に8画素水平方向に8画素(8×8画素)のブロックに分割して切り出し、ブロック単位でDCT、量子化、可変長符号化を行う。また、各4ブロック(16×16画素)のマクロブロック単位で動き補償を行う。動き補償付き予測符号化では、図2に示すBピクチャのように時間的に先(過去)の画面だけでなく時間的に後(未来)の画面も参照画面として採用される。また、動き補償付きフレーム間圧縮とフレーム内圧縮とは適応的に選択される。

【0034】図2はMPEGのI、P、Bの各ピクチャの並びと予測方向を示し、図3はMPEGエンコーダのブロック図を示す。画像並び替え回路110では、入力された動画像データの画面順が並びかえられる。即ち、時間的に後の画面を参照画面として採用する場合、後の画面が先にメモリに格納されている必要があるため、後の画面が先に処理されるように、画面が並び変えられる。前画面を参照してフレーム間予測符号化される画面をPピクチャ、前画面及び/又は後画面を参照してフレーム間予測符号化される画面をBピクチャ、参照画面によるフレーム間予測符号化の行われない画面をIピクチャと呼ぶ。なお、Bピクチャの全マクロブロックが前画面及



25

び／又は後画面を参照してフレーム間予測符号化されるのではなく、前画面及び／又は後画面との相関性が無いためフレーム間予測符号化の行われないマクロブロックもある。同様に、Pピクチャの全マクロブロックが前画面を参照してフレーム間予測符号化されるのではなく、前画面との相関性が無いためフレーム間予測符号化の行われないマクロブロックもある。参照画面を用いてフレーム間予測符号化されるマクロブロックをインターマクロブロック、フレーム間予測符号化されないマクロブロックをイントラマクロブロックと呼ぶ。何れのタイプのマクロブロックであるかは、マクロブロックタイプデータMBTによって示される。

【0035】走査変換マクロブロック化回路112では、各画面が $8 \times 8$ 画素のブロックに分割される。動きベクトル等がマクロブロック単位で検出され、DCT、量子化等がブロック単位で実行されるためである。

【0036】減算器114では、走査変換マクロブロック化回路112から入力される現画面の現ブロックの各画素データから、参照画面の参照ブロックの各画素データが減算される。また、減算結果である各画素の差分データがDCT116へ送られて、DCTされる。なお、イントラマクロブロックの場合は、走査変換マクロブロック化回路112の出力データが、そのままDCT116へ送られる。

【0037】DCT116ではブロック( $8 \times 8$ 画素)単位で離散コサイン変換が行われ、図4の(a)→(b)のように、 $8 \times 8$ 画素の各ブロックが、低周波数項～高周波数項の8行8列の係数行列 $[C_{ij}]$ に各々変換される。また、各係数 $C_{ij}$ は、図4の(b)→(c)に示すように、量子化回路118にて量子化される。即ち、図4の(d)のように、各係数 $C_{ij}$ が $Q_{ij}(=K_{ij} \times q)$ で除算されて、余りが丸められる。これにより、データ量が大幅に削減される。上記量子化ステップ幅 $q$ は、ビットレート制御回路124によって与えられる。

【0038】量子化後、図4の(c)に示す順番(低周波数項の係数～高周波数項の係数の順番)で出力される係数データ $C'_{ij}$ は、可変長符号回路120にて可変長符号化されて、さらに、データ量を削減される。可変長符号化後のデータは、バッファメモリ122に一時的に蓄えられた後、所定のビットレートで読み出されて、ビットストリームとして出力される。

【0039】BピクチャとPピクチャでは差分値がDCT等されて出力されるため、Iピクチャに比べてデータ量が少ない。このため、MPEG方式では、ピクチャタイプに応じて異なる目標ビット量が割り当てられ、1スライス毎・1マクロブロック毎に発生するデータ量が監視される。そのデータ量の推移が目標ビット量と比較評価され、例えば、発生ビット量が目標ビット量より大きい場合は量子化ステップ幅 $q$ が大きくなって量子化が粗く行われ、目標ビット量より小さい場合は量子化ステッ

26

幅 $q$ が小さくされて量子化が細かく行われる。バッファメモリ122は、画面形態、画面の特性、量子化ステップ幅の値によって生ずる発生ビット量の変動を緩和する。

【0040】また、MPEGエンコーダでは、バッファメモリ122の格納量を監視してMPEGデコーダ側のバッファメモリの格納量をシミュレートすることで、MPEGデコーダ側のバッファメモリがオーバーフローしないように量子化ステップ幅 $q$ が制御される。つまり、量子化ステップ幅 $q$ は、バッファメモリ122の空容量や、バッファメモリ122の空容量の変化量も参照して決定される。量子化ステップ幅 $q$ としては、通常は1～31の値が採用されている。なお、あまり一般的ではないが、MPEG規格では、転送ビットレートは固定ではなく変更も許容されている。転送ビットレートが変更されると、これに応じて、当然ながら、量子化ステップ幅も変化する。

【0041】逆量子化回路126、逆DCT回路128は、MPEGエンコーダ内に於いて、参照画面として供するための前画面及び後画面の画像データを再現するためのローカルデコーダである。再現された画面は、フレームメモリ132に格納されて、前述の如く減算器114に出力される。加算器130は、ローカルデコーダ126,128で復号された画像データが差分データである場合に、該差分データに動き補償付きの参照画面の画像データを加算して、画像を完成するためのものである。

【0042】画像メモリ132には、少なくとも2画面分の画像データが蓄えられる。この画面は、IピクチャとIピクチャ、IピクチャとPピクチャ、又は、PピクチャとPピクチャである。画像メモリ132の端子132bからは、参照用の画像データがマクロブロック単位で出力される。また、端子132aからは、動きベクトル検出のための画像データが動き検出回路138へ出力される。動き検出回路138では、現画面内の現マクロブロックに最も似ている領域(参照マクロブロック)が参照画面内から選択される。その処理については、後の実施例にて詳述する。

【0043】動き補償回路134は、動きベクトル情報で指示される領域(参照マクロブロックの領域)を、画像メモリ132の端子132bから出力させる。これにより、参照マクロブロックの画像データが減算器114へ送られ、前述の如く、現マクロブロックと参照マクロブロックの差分が演算されて、差分データがDCT116へ送られる。また、参照マクロブロックの画像データが加算器130へ送られて、前述の如く、ローカルデコーダ126,128により復号された現マクロブロックの差分データに加算されて、画像が完成される。なお、動き補償回路134の処理は、モード判定回路136から送られて来るマクロブロックタイプ情報MBTを参照して行われる。即ち、画像メモリ132内から前画面を出力するか、後画面を出力



するか、前画面及び後画面を出力するか、又は、出力しないかの選択は、マクロブロックタイプ情報MBTに従って行われる。

【0044】モード判定回路136は、現画面と画像メモリ内の2画面との差分に基づいて相関性を検出し、圧縮度が最も高くなるタイプを上述のマクロブロックタイプ情報MBTとして出力する。即ち、現マクロブロック（イントラマクロブロック）の分散値、現マクロブロックと後画面のマクロブロックの差分（後方予測マクロブロック）の分散値、現マクロブロックと前画面のマクロブロックの差分（前方予測マクロブロック）の分散値、及び、現マクロブロックと前後のマクロブロックの差分（双方向予測マクロブロック）の分散値を求め、分散値が最小となるものをマクロブロックタイプとして決定する。

【0045】(2) 動きベクトル検出回路の実施例次に、前及び／又は後の参照画面内から、圧縮対象である現マクロブロックに最も似ている領域（参照マクロブロック）を探し出す機能を果たす動きベクトル検出回路の実施例を、図7～図10に即して説明する。

【0046】(2-1) 第1実施例：図7

図7中で、図1と同じ機能を果たすブロックには同一の符号を付し、説明は簡略にする。なお、図1では、1画面を $12 \times 12$ 画素、1マクロブロックを $4 \times 4$ 画素として説明したが、図7でも、説明の便宜上、同様とする。なお、実際には、1画面の画素数は $12 \times 12$ 画素より遙かに多く、また、1マクロブロックは $16 \times 16$ 画素である。

【0047】フレームメモリ10には現画面の画像データが記憶される。各画素値、即ち、各画素のビット数は8ビット（256階調）である。フレームメモリ12には、前画面（又は後画面でもよい）の画像データが記憶される。各画素値は、現画面と同じ8ビット（256階調）である。

【0048】2値化回路22では、現画面の各画素が2値化される。2値化の閾値は、現画面内の全画素の画素値の中間値である。ここでは、1画面が $12 \times 12$ 画素であるため、 $12 \times 12 = 144$ 画素の画素値の中間値、即ち、現画面内で77番目又は78番目に大きな画素値が閾値として設定される。この画素値（基準値＝中間値）を閾値として現画面内の全画素が2値化される。即ち、8ビット＝256階調の各画素が、各々1ビット＝2階調（白／黒）に2値化されて、ブロック化回路24へ送られる。また、上記閾値は、2値化回路18へ送られる。

【0049】2値化回路18では、参照画面である前画面（又は後画面でもよい）内の全画素が、2値化回路22から送られて来る前記基準値を閾値として2値化される。2値化された全画素（ここでは、 $12 \times 12 = 144$ 画素）は、動きベクトル検出回路20へ送られる。

【0050】ブロック化回路24では、2値化された現画面（ここでは、 $12 \times 12 = 144$ 画素）が、ブロック（ここでは、 $4 \times 4 = 16$ 画素）に分割されて、動きベクトル検出回路20へブロック単位で出力される。

【0051】動きベクトル検出回路20では、ブロック化回路24から送られて来る現マクロブロックに最も似た領域が、2値化回路18から送られて来る参照画面内から探し出されて、これが、参照マクロブロックとされる。この検索処理は、前述の何れの手法を用いてもよい。また、参照マクロブロックが検索されると、現画面（第1画面）内の現マクロブロック（第1領域）の座標位置に対応する参照画面（第2画面）内の座標位置（第1位置）から参照マクロブロック（第2領域）の座標位置（第2位置）を指示する情報が、動きベクトル情報として、動きベクトル対応ブロック化回路28へ送られる。

【0052】動きベクトル対応ブロック化回路28では、上記動きベクトルで指定される座標位置の領域（ここでは、 $4 \times 4 = 16$ 画素）が、参照マクロブロックとして参照画面内から切り出されて、差分画像出力回路30へ送られる。ここで、参照画面としては、フレームメモリ12から送られて来る画面が採用される。即ち、2値化処理されていない8ビット＝256階調の画面が採用される。

【0053】差分画像出力回路30では、上記参照マクロブロックと、現画面内からブロック化回路14にて切り出された現マクロブロック（ここでは、 $4 \times 4 = 16$ 画素）の差分が演算される。ここで、現画面としては、フレームメモリ10から送られて来る画面が採用される。即ち、2値化処理されていない8ビット＝256階調の画面が採用される。

【0054】第1実施例では、ブロック化回路24でのブロック化前に、2値化回路22での2値化を行っているため、2値化回路18での2値化処理を、各現マクロブロック毎に行う必要がなくなる。つまり、1画面当たり1回の2値化処理で足りる。また、第1実施例では、2値化の閾値として現画面の画素値の中間値を採用しているが、これは、各画素の画素値の比較演算のみで求まるため、処理が簡単となる。即ち、平均値を演算しなくともよい。なお、この効果は、ブロック化回路24の後段に2値化回路22を設けた場合にも享受できる。この場合、参照画面の2値化を、動きベクトルの検索範囲内のみについて行うようにすると、2値化回路18での演算量を削減できる。

【0055】(2-2) 第2実施例：図8

第2実施例は、第1実施例の最後で言及した構成である。即ち、ブロック化回路24（図8ではブロック化回路14で兼用）の後段に2値化回路22を設けるとともに、参照画面の2値化を動きベクトルの検索範囲内のみについて行うようにした構成である。以下、図7と異なる部分について説明し、同じ部分については同じ符号を付し

て、説明を省略する。

【0056】動きベクトル検出回路21は、2値化回路19に対して動きベクトルの検索範囲を示すサーチ範囲情報を出力する。2値化回路19は、サーチ範囲情報によって参照画面内に指定される領域内の各画素を各々2値化する。この2値化の閾値としては、2値化回路16から送られて来る基準値（平均値）が採用される。

【0057】2値化回路16では、ブロック化回路14にて現画面から切り出された現マクロブロック内の画素の画素値の平均値が求められ、この平均値を閾値として現マクロブロックが2値化される。また、この平均値が2値化回路19へ送られて、上述の如く、2値化回路19での2値化処理に供される。

【0058】なお、ブロック化回路14から現マクロブロックが切り出される毎に上記平均値が演算されるため、第2実施例では、各現マクロブロックに対応して、各々、参照画面の動きベクトル検索範囲内の各画素が2値化される。この第2実施例では、参照画面内の2値化範囲として、動きベクトル検索範囲を採用しているが、この2値化範囲と動きベクトル検索範囲とを厳密に一致させる必要は無く、参照画面内の2値化範囲に動きベクトル検索範囲が含まれるように設定できればよい。

【0059】(2-3) 第3実施例：図9

第3実施例は、第1実施例に於いて、2値化回路22に代えて2値化回路32を設け、2値化回路18に代えて2値化回路34を設けた構成である。他の構成は第1実施例と同じであるため、その説明は省力する。

【0060】2値化回路32では、現画面内の各画素に関して、各々右隣の画素との大小に応じて2値化が行われる。例えば、まず、現画面の最初の画素の画素値を「1=黒」にする。次の画素（現画素）については、その画素値が、直前の画素の画素値と比較され、その結果、次の画素の画素値 $\leq$ 直前の画素の画素値であれば、現画素の画素値を「1=黒」にする。逆に、次の画素の画素値 $>$ 直前の画素の画素値であれば、現画素の画素値を「0=白」にする。なお、2ライン目の最初の画素は、1ライン目の最後の画素と比較される。

【0061】2値化回路34では、参照画面内の各画素に関して、上記2値化回路32と同様に2値化処理が行われる。つまり、第3実施例では、第1実施例とは異なり、参照画面の2値化処理のために現画面に基づく閾値が採用されることはないが、2値化の論理として、現画面と参照画面について同じ論理が適用される。このように、第3実施例では、隣接画素との大小に応じて各画素を2値化しているため、平均値を演算する必要が無く、演算量を削減できる。

【0062】(2-4) 第4実施例：図10

第4実施例は、第2実施例に於いて、2値化回路16に代えて下位ビット削除回路36を設けるとともに、2値化回

路19に代えて下位ビット削除回路38を設けた構成である。他の構成は第2実施例と同じであるため、その説明は省力する。

【0063】下位ビット削除回路36では、現マクロブロックの各画素（8ビット=256階調）の下位3ビットが削除され、各々上位5ビット=32階調の画素データとされて動きベクトル検出回路20へ送られる。下位ビット削除回路38では、参照画面内の各画素（8ビット=256階調）の下位3ビットが削除され、各々上位5ビット=32階調の画素データとされて動きベクトル検出回路40へ送られる。

【0064】動きベクトル検出回路40では、各画素が5ビット=32階調である現マクロブロックと、各画素が5ビットである参照画面に基づき、前述の手法（例：差分の絶対値合計又は差分の2乗値合計が最小となる領域を探す手法等）を用いて、現マクロブロックに最も似ている領域が、参照画面内から探し出されて、参照マクロブロックとされる。また、この参照マクロブロックを指示する動きベクトル情報が、動きベクトル対応ブロック化回路28へ送られる。

【0065】このように、第4実施例では、動きベクトル検出用の画像データのビット数を削減しているため、動きベクトルの検出精度をあまり落とすことなく、演算量を低減できる。当然であるが、削減する下位ビット数を多くすると、回路規模を更に小型化低減できるが、動きベクトルの検出精度も落ちる。下位ビットを削除して動きベクトルを検出する公知例としては、特開平4-323781号公報がある。この公報では、8ビットの動画像データをHPFで10ビットにした後、下位2ビットを削除している。

【0066】また、動きベクトル検出回路40に於いて、「画素値が一致する画素数が最大となる領域を探す手法」によって参照マクロブロックを検出する場合には、更に回路規模を小型化できる。なお、この場合は、下位ビット削除回路36, 38で削除するビット数を多くすると、検出精度が向上する。但し、下位ビット削除回路36, 38で削除するビット数を多くしすぎると、検出精度は劣化する。

【0067】1マクロブロックが16×16画素で構成されるMPEGの場合は、各画素データの下位6～4ビットを削除して上位2～4ビットを残すようにすると、演算量を低減でき、且つ、画質の劣化度合いを低減できる。即ち、演算量の削減と画質の劣化防止を最適化できる。

【0068】以上の各実施例では、現画面と前画面（又は後画面でもよい）に関する処理を説明しているが、現画面と前々画面、現画面と後々画面に関する処理についても同様である。なお、このような場合は、一般に、画面間の時間的距離に応じて動きベクトルのサーチ範囲が変更される。

【0069】また、上述の各実施例では、機能ブロック図に基づいて本発明を説明しているが、ソフトウェアを用いて本発明を実現することも、当然に可能である。また、上述の各実施例では、動きベクトルそのものを検出しているが、本発明は、動きベクトルを粗く検出し、その後、細かく検出する、いわゆる2ステップサーチの一方に適用することも可能である。

#### 【0070】(3) 動画像圧縮回路の実施例

次に、上述の何れかの動きベクトル検出回路を用いて予測符号化を行う動画像圧縮回路の実施例を、図11～図16に即して説明する。また、各回路の圧縮効率と画質を、図17～図22を参照して評価する。

#### 【0071】(3-1) 第5実施例：図11

入力端子42からは、8ビット＝256階調の動画像データが入力される。この動画像データから、予測情報検出回路44にて動きベクトルが検出される。この予測情報検出回路44に、MV対応ブロック化回路28と差分画像出力回路30を加えた構成が、前記第4実施例(図10)と同じとなる。このため、これらの回路の説明は省略する。

【0072】なお、前記第4実施例(図10)では、1画面が12×12画素、1マクロブロックが4×4画素として説明されているが、第5実施例では、1画面の画素数は遙かに多く、1マクロブロックは16×16画素で構成される。1マクロブロックの構成画素数が前記第4実施例(図10)よりも増えたことに伴い、図10の下位ビット削除回路36,38では各々下位3ビットが削除されて上位5ビットが残されていた構成が、図11の下位ビット削除回路36,38では各々下位4ビットが削除されて上位4ビットが残される構成に変更されている。

【0073】適応型符号化回路46では、動き補償付きフレーム間予測符号化(インター符号化回路50による符号化)と、フレーム内符号化(イントラ符号化回路52による符号化)とが、選択的に行われる。この選択は、符号量比較回路48によって制御される。即ち、動き補償付きフレーム間予測符号化による符号量と、フレーム内符号化による符号量とが、符号量比較回路48に於いて比較され、符号量の少ない符号化回路の出力が選択されるように、スイッチ68が切り換えられる。

【0074】動き補償付きフレーム間予測符号化を行うインター符号化回路50では、現画面から切り出された現マクロブロックの画素データと参照画面から動きベクトルデータに従って切り出された参照マクロブロックの画素データの差分データPに対して、DCT回路54でのDCT処理、量子化回路56での量子化処理、可変長符号化回路58での可変長符号化処理が行われる。また、この可変長符号化回路58の出力と動きベクトルデータとが、結合回路60に於いて結合される。この結合後の出力が、スイッチ68の一方の端子へ送られる。

【0075】フレーム内符号化を行うイントラ符号化回路52では、現画面から切り出された現マクロブロックの

画素データに対して、DCT回路62でのDCT処理、量子化回路64での量子化処理、可変長符号化回路66での可変長符号化処理が行われ、この可変長符号化回路66の出力が、スイッチ68の他方の端子へ送られる。

【0076】スイッチ68では、上述の如く送られて来る動き補償付きフレーム間予測符号化による符号とフレーム内符号化による符号の何れか一方が、前述のように、符号量比較回路48からの指令により選択されて、外部へ出力される。

【0077】ここで、インター符号化とイントラ符号化の圧縮効率(符号量)と、画面の特性との関係を、図6を参照して説明する。また、圧縮率を向上させるために、イントラ/インター符号化がどのように選択されるかを説明する。(a)の前フレームと現フレームのように、画面間相関が小さい場合は、イントラ符号化の方が圧縮率が高いため、フレーム内符号化が選択される。なお、(a)の場合には、予測情報検出回路44によって検出される動きベクトルの精度が低くなる。

【0078】(b)の前フレームと現フレームのように、画面間相関が大きく、且つ、画面内相関も大きな場合は、動きベクトル検出回路40に入力される上位4ビットの画像データに基づいて動きベクトルを精度良く検出することは、困難である。しかし、このような画像では、画面内相関が大きいため、フレーム内符号化により十分に圧縮度の高いデータを得ることができる。したがって、符号量比較回路48が何れの出力を選択した場合でも、圧縮度の低下は小さい。

【0079】(c)の前フレームと現フレームのように、画面間相関が大きく、しかし、画面内相関が小さい場合は、動きベクトル検出回路40に入力される上位4ビットの画像データに基づいて十分に精度の高い動きベクトルを検出できる。したがって、符号量比較回路48がインター符号化回路50の出力を選択することで、十分に圧縮度の高いデータを得ることができる。即ち、圧縮度の低下は小さい。

【0080】このように、第5実施例では、下位ビットを削除した画像データに基づいて動きベクトルを検出することで演算量を削減しているため、動きベクトルの検出精度は若干低下するが、この低下を、インター符号化とイントラ符号化を適応的に切り換えることで補償しているため、全体として、圧縮度が高く、演算量の少ない、高画質の画像を得られている。即ち、圧縮度と画質が最適化されている。

#### 【0081】(3-2) 第6実施例：図12

第6実施例は、前記第5実施例に於いて、予測情報検出回路44、インター符号化回路50、及び、イントラ符号化回路52の各々に、フレームメモリを設けたものである。即ち、予測情報検出回路44には現画面用のフレームメモリ10aと前画面用のフレームメモリ12aが設けられ、インター符号化回路50には現画面用のフレームメモリ10b

33

と前画面用のフレームメモリ12b が設けられ、イントラ符号化回路52には現画面用のフレームメモリ10c が設けられている。他の構成は前記第5実施例と同様であるため、同じ部分に同じ符号を付して、説明は省略する。

【0082】このように、各回路に各々フレームメモリを設けているため、各回路を独立させることが可能となっている。例えば、予測情報検出回路44では、下位ビット削除回路36a を入口に配置できるため、全体の演算量を削減することができる。

【0083】(3-3) 第7実施例：図13

第7実施例は、前記第6実施例の符号量比較回路48に代えて、分散値比較回路70を設けたものである。他の構成は前記第6実施例と同様であるため、同じ部分に同じ符号を付して、説明は省略する。

【0084】分散値比較回路70では、インター符号化回路50の差分画像出力回路30から出力される差分データの分散値及び平均値と、イントラ符号化回路52のブロック化回路14c から出力される画像データの分散値及び平均値が求められて、これらが比較される。また、比較の結果、分散値が小さな方の回路の出力が選択される。なお、分散値に基づいて圧縮効率の良い符号化方法を選択する技術自体は、特開平6-133301号公報、特開平5-137129号公報に開示されており、公知である。

【0085】(3-4) 第8実施例：図14

第8実施例は、前記第7実施例に於いて、DCT処理、量子化处理、可変長符号化処理を行う各回路を、インター符号化回路とイントラ符号化回路で共用するようにしたものである。他の構成は前記第7実施例と同様であるため、同じ部分に同じ符号を付して、説明は省略する。

【0086】図示のように、符号量比較回路70では、差分画像出力回路30から出力される差分データの分散値及び平均値と、ブロック化回路14c から出力される画像データの分散値及び平均値が求められて比較され、その結果、分散値が小さな方の出力が、DCT回路62a へ入力されるように、DCT回路62a の前段に設けたスイッチ68a が切り換えられる。なお、差分画像出力回路30から出力される差分データと、ブロック化回路14c から出力される画像データとは、DCT以後の処理の特性を切り換える必要があるため、分散値比較回路70からの制御によって、これらの回路の特性を切り換えている。また、結合回路60a では、差分画像出力回路30から出力される差分データが選択された場合にのみ、可変長符号化回路66a の出力に、動きベクトルデータが結合される。

【0087】(3-5) 第9実施例：図15

第9実施例は、前記第5実施例(図11)の予測情報検出回路44の下位ビット削除回路36, 38 に代えて2値化回路16a, 16b を設けた回路を予測情報検出回路44a として採用し、且つ、インター符号化回路及びイントラ符号化回路として前記第8実施例(図14)と同じ回路を採用

34

したものである。また、インター符号化回路とイントラ符号化回路の選択は、前記第8実施例と同様に、分散値比較回路70によって行っている。他の構成は前記第8実施例と同様であるため、同じ部分に同じ符号を付して、説明は省略する。

【0088】2値化回路16a では、図8の2値化回路16と同様に、現マクロブロック(16×16画素)の画素値の平均値を閾値として2値化が行われる。また、2値化回路16b では、動きベクトルのサーチ範囲(現マクロブロックに対応する座標位置を中心とする48×48画素)内の各画素について、該範囲内の画素の平均値を閾値として2値化が行われる。

【0089】動きベクトル検出回路20では、上記2つの2値化回路16a, 16b の出力が比較されて、一致する画素の個数が計数され、一致個数が最多となる領域が、参照マクロブロックとして選択される。このように、予測情報検出回路44a では、参照画面内から、現マクロブロックとの差分データの分散値が最小となる領域が参照マクロブロックとして検出される。なお、この処理では、差分画像出力回路30のデータ量が増える可能性は高くなるが、差分画像の平坦度が高まる(分散値が小さくなる)可能性が高くなるため、DCT処理による圧縮効率が向上する。また、このように処理すると、徐々に画像が現れるフェードインや、徐々に画像が消えるフェードアウト時にも、動きベクトルを検出できる。

【0090】(3-6) 第10実施例：図16

第10実施例は、前記第9実施例の2値化回路16b を、2値化回路16c に置換したものである。この2値化回路16c では、動きベクトルサーチ範囲内で比較される各領域毎に当該領域内の画素の平均値が求められ、この平均値が当該領域内の画素の2値化の閾値とされる。第9実施例よりも演算量は増えるが、フェードイン時やフェードアウト時に、更に良好な画像を提供することができる。他の構成は前記第9実施例と同様であるため、同じ部分に同じ符号を付して、説明は省略する。

【0091】(3-7) 下位ビット削除の評価：図17～図22

最後に、動きベクトル検出用の現マクロブロックと参照画面の各画像データ量を、下位ビットを削除することで削減した場合の画質をシミュレートして評価する。このためのエンコーダとしては、図3のMPEGエンコーダを用いた。

【0092】図18は、MPEG-2規格に準拠して符号化した圧縮動画を復号して、その復号動画のSN比をシミュレーションした結果を示す。なお、BRとTMに関しては削減後の上位ビット数を横軸として示す。この動画像としては、一定速度で横方向に移動する風景(Flower Garden)を用いた。また、出力ビットレートは4Mbpsとした。なお、検索範囲は、図17に示すようにフレーム当たり±16×16画素の範囲であ

35

る。

【0093】図18で、FSは従来から行われているフルサーチ法により動きベクトルを検出した場合の復号画像のSN比、TSは従来からMPEGで検討されて有効であると判断されているテレスコピックサーチ法により動きベクトルを検出した場合の復号画像のSN比、ACは図1の説明で述べたと同様の方法で現マクロブロックの画素値の平均値を閾値として2値化した現マクロブロックと参照画面の一致画素数に基づいて動きベクトルを検出した場合のSN比、BRは下位ビットを削除してフルサーチ法により動きベクトルを検出した場合のSN比、TMは下位ビットを削除した現マクロブロックと参照画面の一致画素数に基づいて動きベクトルを検出した場合のSN比を、各々示す。

【0094】図18から明らかなように、下位4ビットを削除して上位4ビットの一致画素数に基づいて動きベクトルを検出したBRのSN比は、フルサーチFSの場合とほぼ同等である。また、AC法はフルサーチFSのSN比には及ばないが、TS法に比べて良好な値となる。また、TM法とBR法は、削減するビット数を適当

【0095】図19は図18と同じ画像でビットレートが9Mbpsの場合、図20は数個の物体が低速度で移動する4Mbpsの映像(Mobile & Calender)の場合、図21は高速でランダムな動きの多い4Mbpsの映像(Cheerleaders)の場合、図22は非常に高速でかつ高周波成分が少ない映像(Football)の場合である。

【0096】図21の例では、AC法、TM法、BR法に比べて、TS法が全般的に優れているが、全ての方法でSN比が高いため、実用上の差はあまりない。また、図22の例では、AC法、TM法、BR法に比べて、TS法が全般的に優れているが、全ての方法でSN比が高いため、実用上は差はあまりない。

【0097】図18～図22から明らかなように、上位4ビットに削減した各画像データの一致画素数に基づいて動きベクトル検出を行うTM法では、実用上十分な画質を得ることができる。また、図18～図22から明らかなように、上位4ビットに削減した各画像データをフルサーチして動きベクトル検出を行うBR法では、実用上十分な画質を得ることができる。

【0098】

【発明の効果】以上、本発明によると、動きベクトル検出(=参照マクロブロック検出)の演算量を削減できるため、回路構成を簡略化できる。また、インター符号化とイントラ符号化の選択を、動きベクトルの検出方法との組み合わせにより最適化しているため、演算量が少な

36

く、圧縮度が高く、しかも、所望の画質を有する圧縮動画像データを得ることができる。また、動きベクトル検出用の現マクロブロックと参照画面の各画像データの下位ビットの削除数を最適化することにより、動画像の特性、即ち、動きの少ない場面、背景が一様に動く場面、ランダムな激しい動きの場面等の特性に応じて最適な画質で、演算量の少ない圧縮動画像データを、簡略な回路構成で得ることができる。

【図面の簡単な説明】

【図1】従来の動きベクトル検出回路の構成と機能を示す説明図。

【図2】MPEGのI、P、Bピクチャの予測方向と並びを示す説明図。

【図3】実施例のMPEGエンコードを示すブロック図。

【図4】DCT処理と量子化処理を示す説明図。

【図5】動きベクトル検出方法を示す説明図。

【図6】画素値の分布と画面間・画面内相関の大小を示す説明図。

【図7】第1実施例の回路を示すブロック図。

【図8】第2実施例の回路を示すブロック図。

【図9】第3実施例の回路を示すブロック図。

【図10】第4実施例の回路を示すブロック図。

【図11】第5実施例の回路を示すブロック図。

【図12】第6実施例の回路を示すブロック図。

【図13】第7実施例の回路を示すブロック図。

【図14】第8実施例の回路を示すブロック図。

【図15】第9実施例の回路を示すブロック図。

【図16】第10実施例の回路を示すブロック図。

【図17】図18～図22に示す特性図の各検出手法を示す説明図。

【図18】一定速度で風景が横方向へ移動する4Mbpsの動画像に於ける動きベクトル検出用画素値のビット数とSNRを各検出方法について示す特性図。

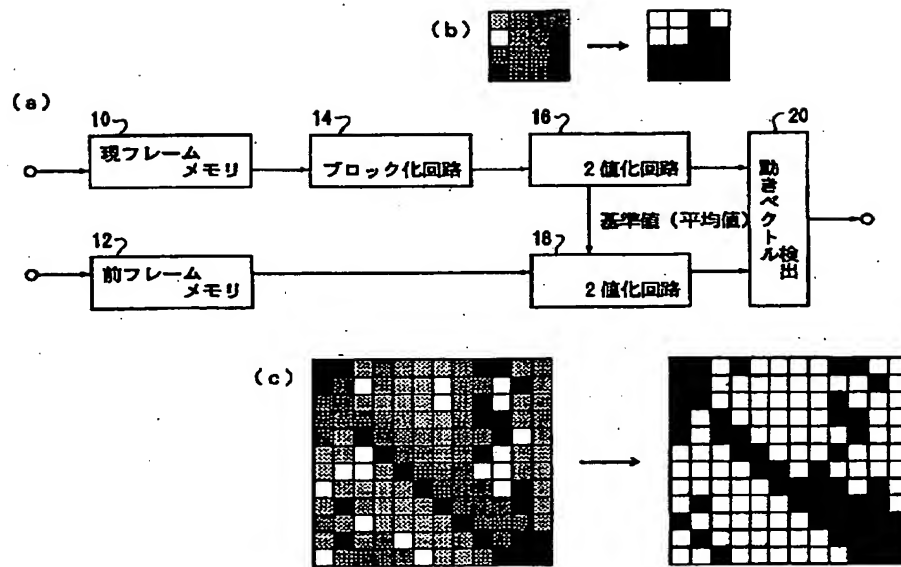
【図19】一定速度で風景が横方向へ移動する9Mbpsの動画像に於ける動きベクトル検出用画素値のビット数とSNRを各検出方法について示す特性図。

【図20】数個の物体が定速度で移動する4Mbpsの動画像に於ける動きベクトル検出用画素値のビット数とSNRを各検出方法について示す特性図。

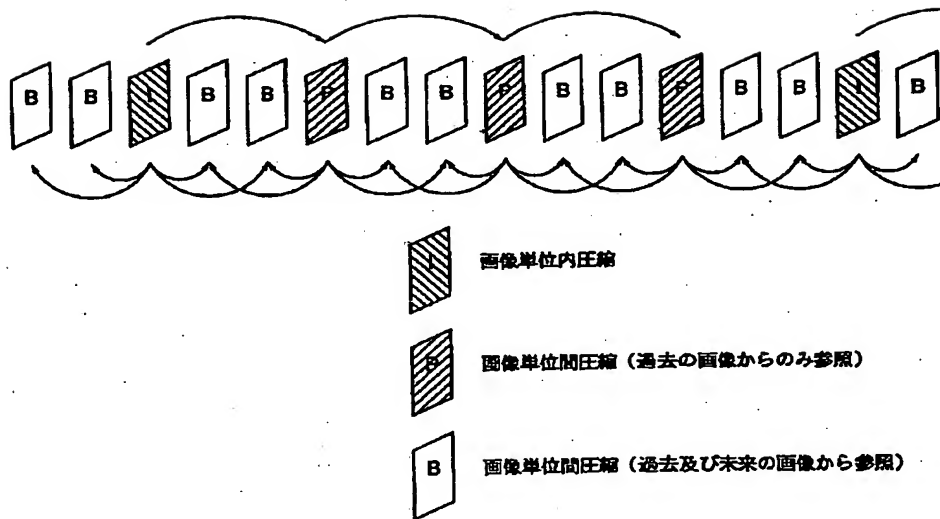
【図21】高速でランダムな動きの多い4Mbpsの動画像に於ける動きベクトル検出用画素値のビット数とSNRを各検出方法について示す特性図。

【図22】非常に高速で高周波成分の少ない4Mbpsの動画像に於ける動きベクトル検出用画素値のビット数とSNRを各検出方法について示す特性図。

【図 1】



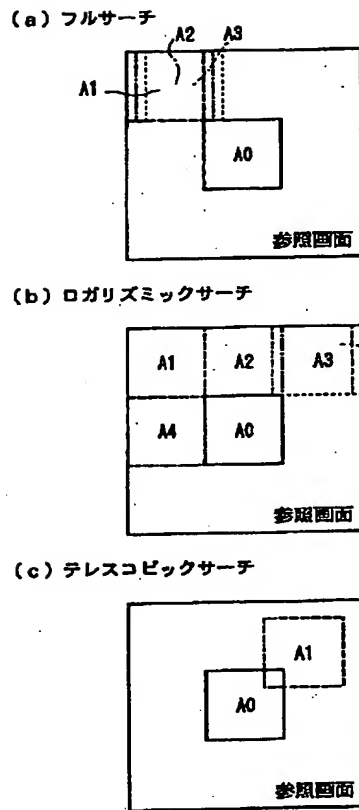
【図 2】



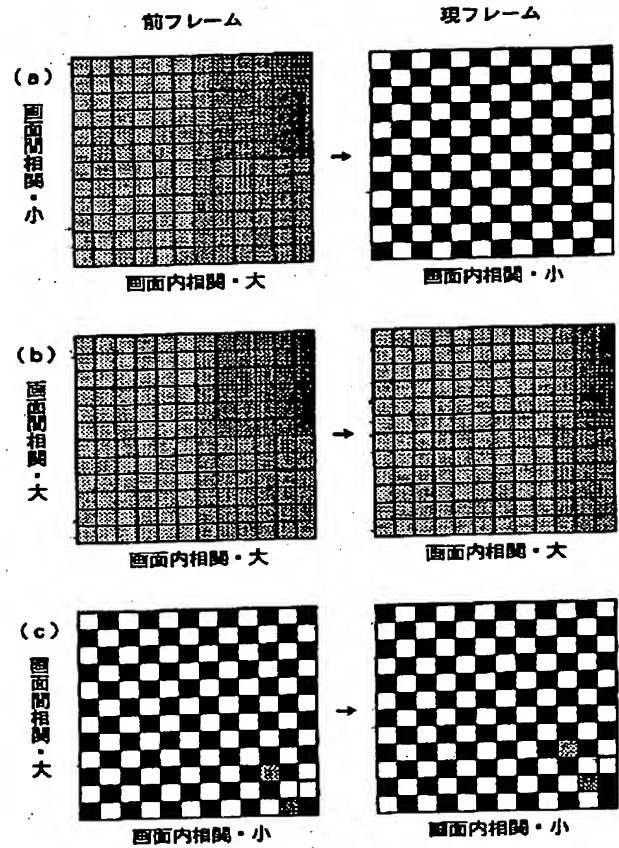




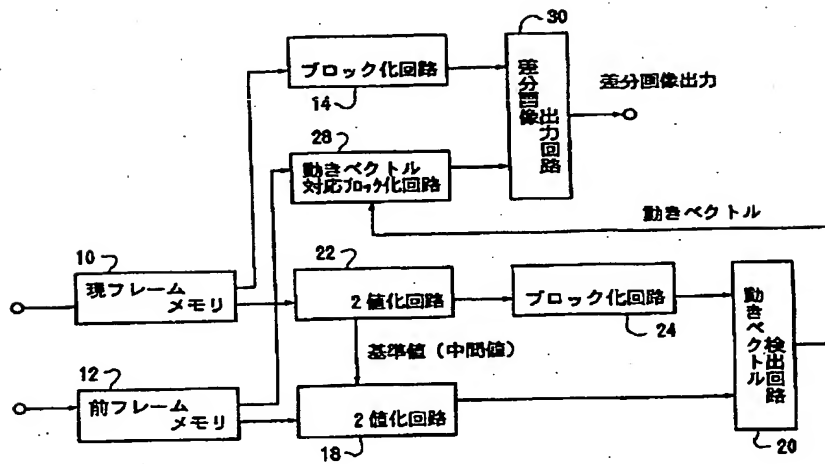
【図 5】



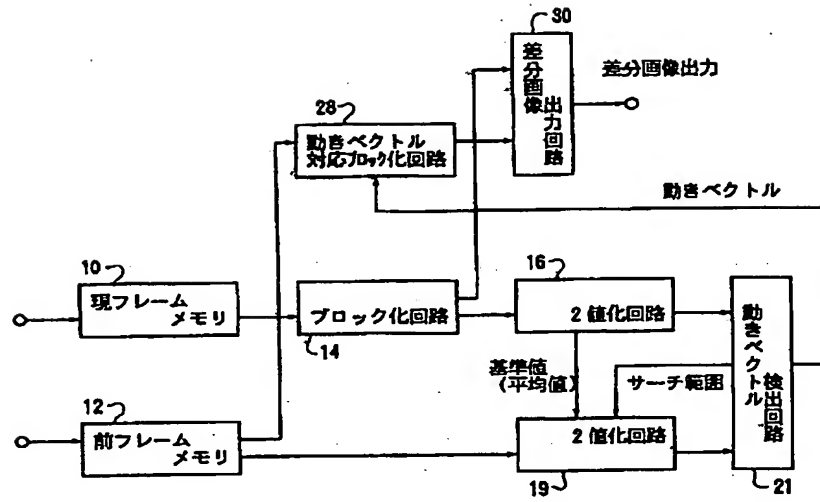
【図 6】



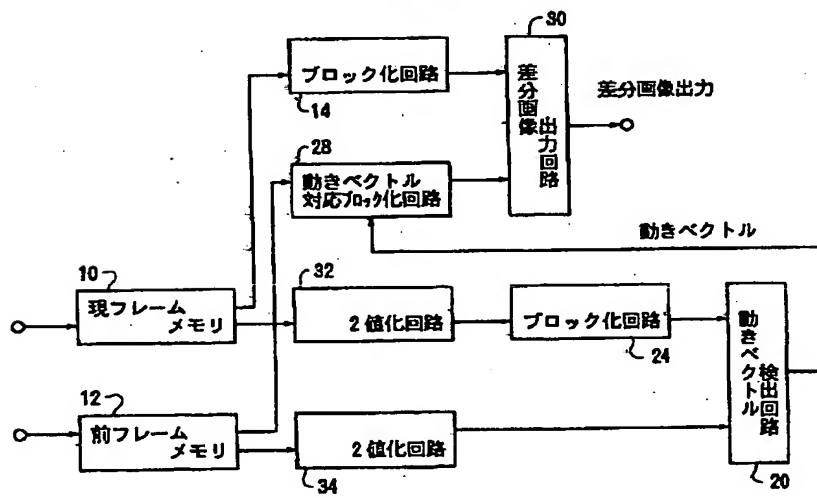
【図 7】



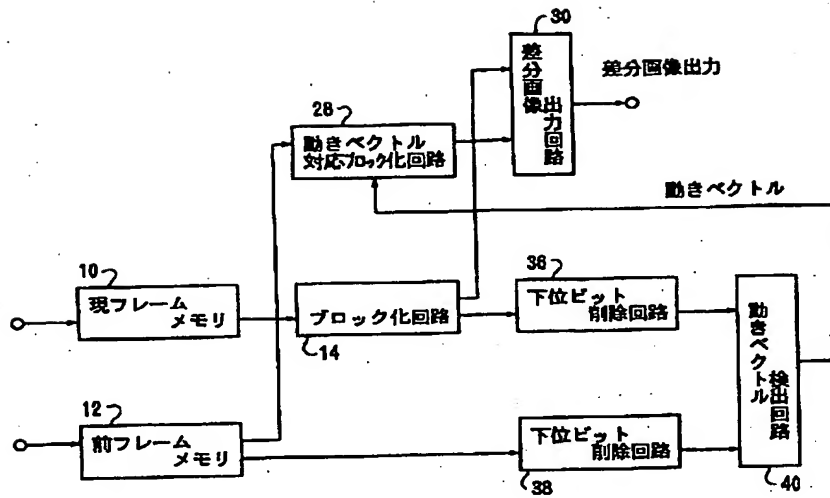
【図 8】



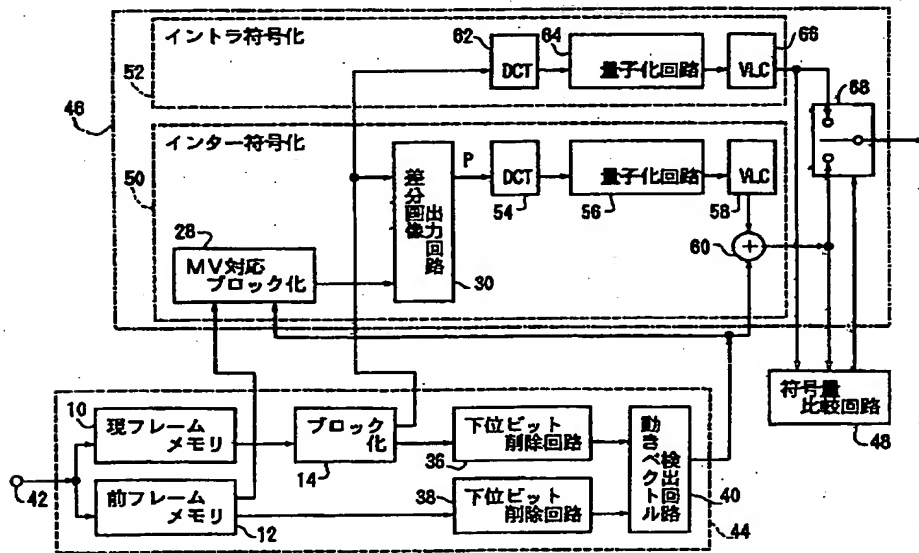
【図 9】



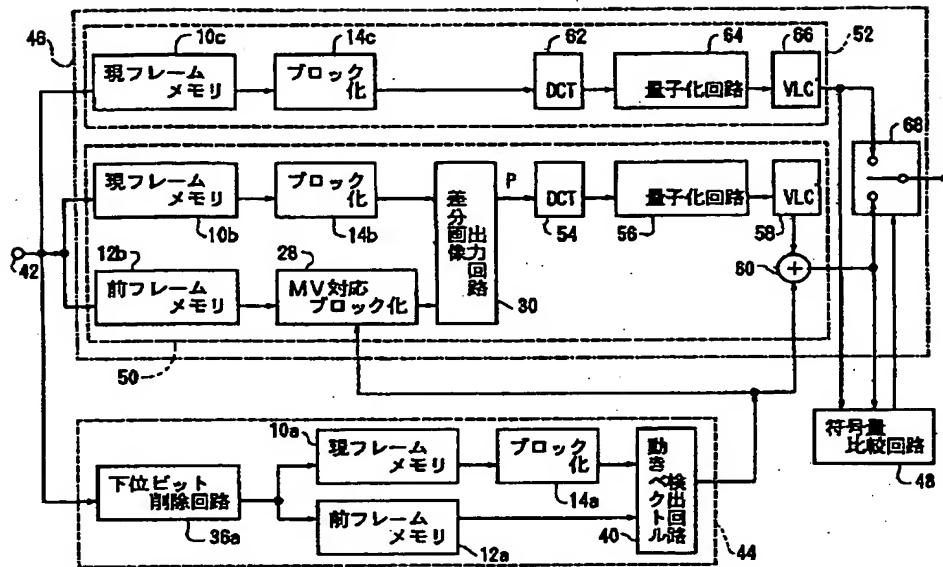
【図10】



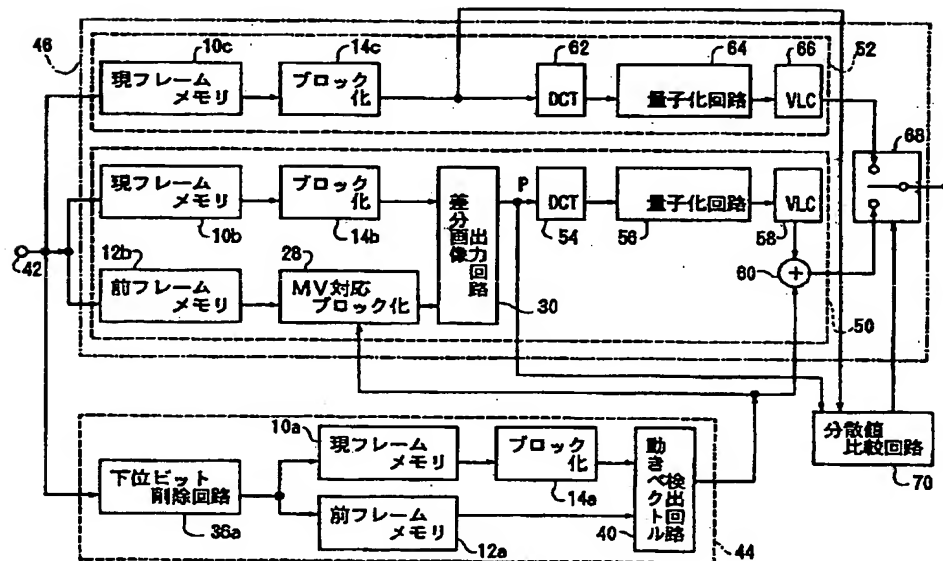
【図11】



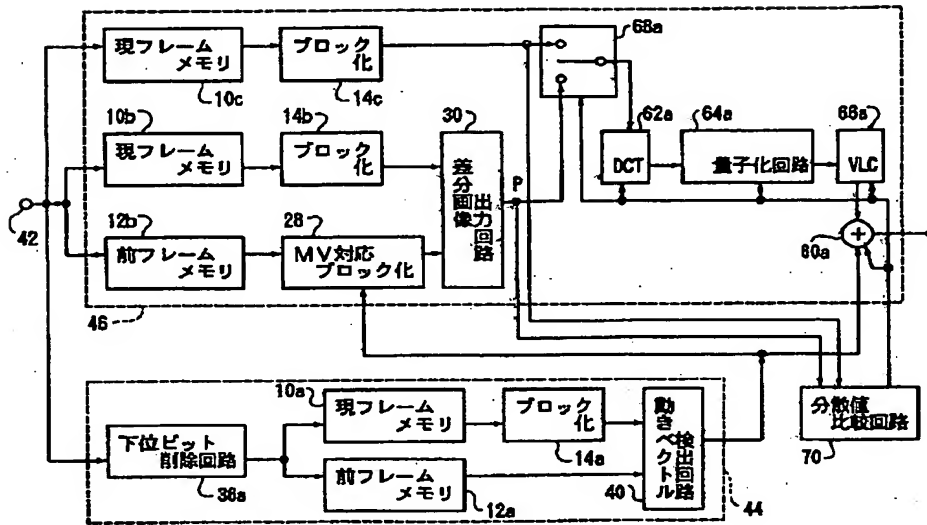
【図 12】



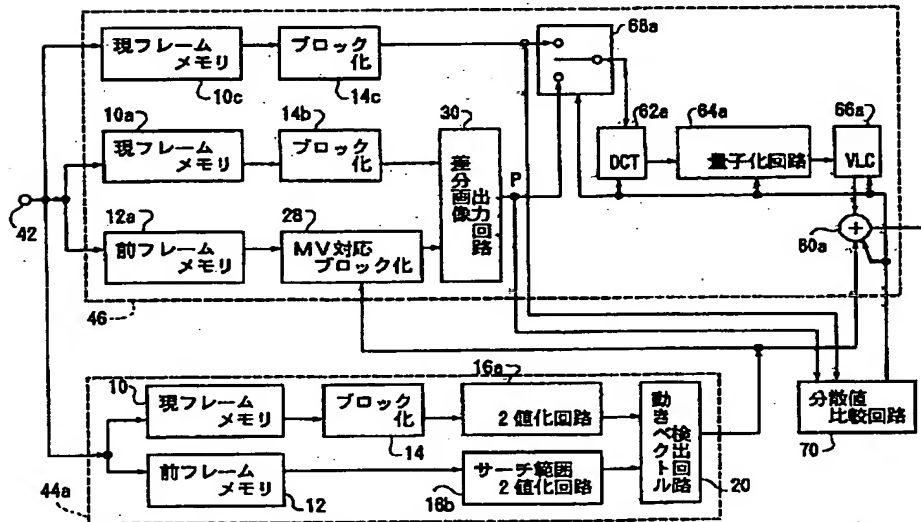
【図 13】



【図 14】

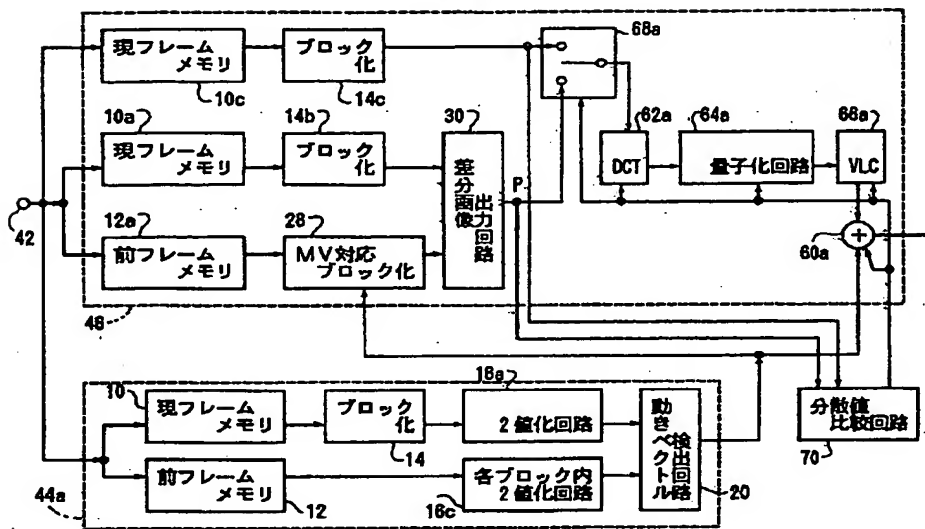


【図 15】





【図 16】



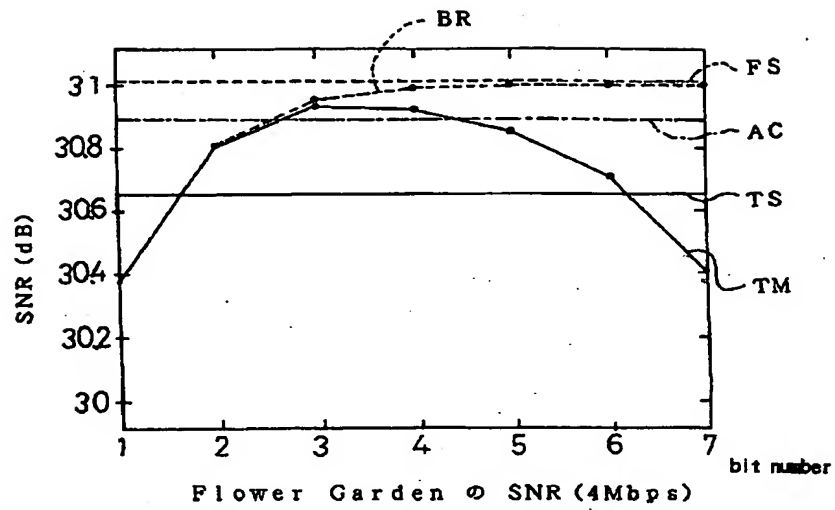
【図 17】

画像シーケンス	Flower Garden	Mobile & Calendar	Cheerleaders	Football
ビットレート	4Mbps, 9Mbps	4Mbps		
検出範囲	±16画素／frame			
フレーム数	15 frame			
予測方式	フレームMC・フィールドMC適応			

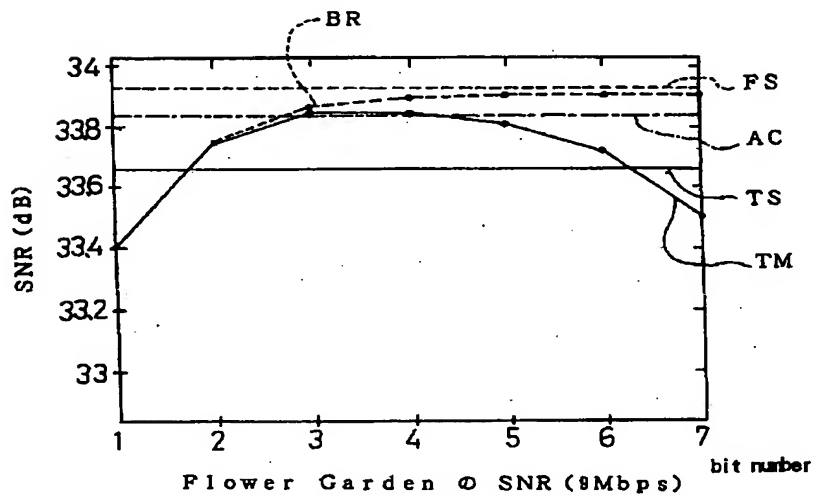
検出手法		演算ビット数
一致画素数比較法	This Method (TM)	1~7 bit
ビット削除法	Bit Reduction (BR)	1~7 bit
ACパターン比較法	AC pattern comparison (AC)	1 bit
フルサーチ法	Full Search (FS)	8 bit
テレスコピックサーチ法	Telescopic Search (TS)	8 bit

動きベクトル検出手法

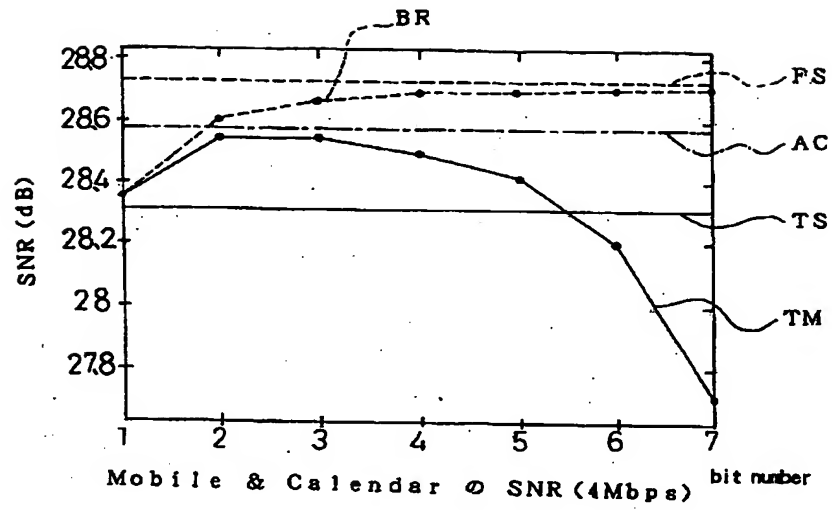
【図18】



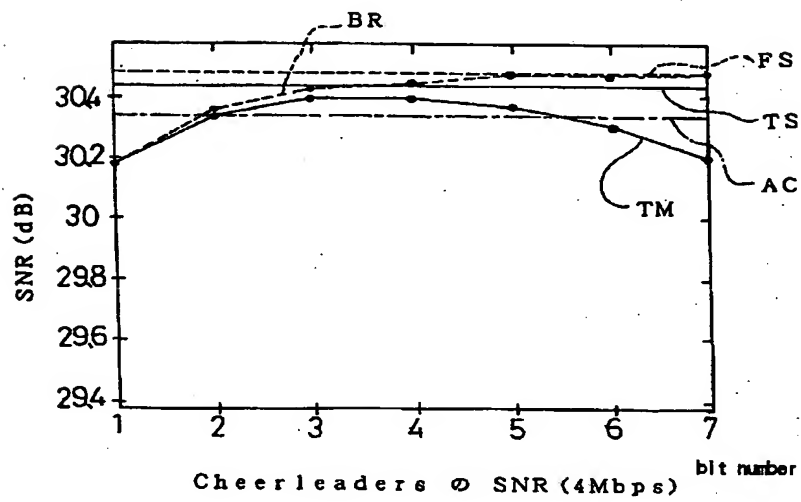
【図19】



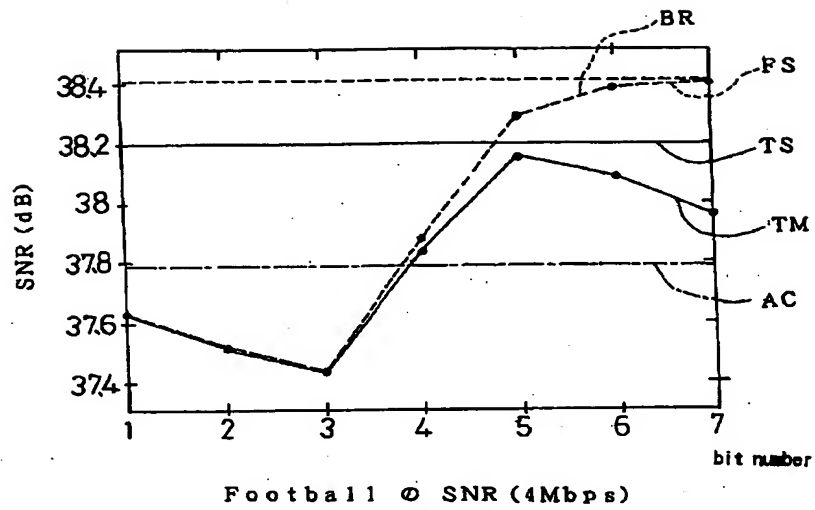
【図 20】



【図 21】



【図22】



フロントページの続き

(72)発明者 濱本 安八  
大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(72)発明者 児玉 秀雄  
大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内